



CD9001

嵌入式 USB 主机/从机控制器

版本：Rev 1.0.0 日期：2025-6-9

产品特性

- 市场上首款带有标准微处理器总线接口的嵌入式系统 USB 主/
- 支持全速 (12 Mbps) 和低速 (1.5 Mbps) USB 传输, 兼容
- 符合 USB 规范 1.1, 适用于全速和低速
- 在软件控制下可作为单个 USB 主机或从机运行
- 自动检测低速或全速设备
- 8 位双向数据端口 I/O (从模式下支持 DMA)
- 内置 SIE 和 USB 收发器
- 支持单根集线器
- 256 字节内部 SRAM 缓冲区
- 乒乓缓冲区, 提升性能表现
- 使用 12 或 48 MHz 晶体或振荡器 (内置 DPLL)
- 5V 耐受接口
- 支持挂起/恢复、唤醒和低功耗模式
- 自动生成 SOF 和 CRC5/16
- 自动地址递增模式, 节省内存读写周期
- 提供开发套件, 包括源代码驱动程序
- 3.3-V 电源, 0.35 微米 CMOS 技术
- 采用 48 引脚 TQFP 封装

产品应用

- 传感器应用
- 便携式视频设备
- 工业相机, 或视频监控设备
- 数据采集系统
- ATA 接口, 如 IDE 硬盘
- 存储器, 读卡器
- 扫描仪
- 激光雕刻设备
- 便携式声卡或 MP3 播放设备
- VGA 视频采集传输设备等等

产品描述

CD9001A 是一款嵌入式 USB 主/从控制器, 能够以全速或低速进行通信。CD9001A 可与微处理器、微控制器、DSP 等设备相连, 或直接与 ISA、PCMCIA 等各种总线接口。CD9001A USB 主控制器符合 USB 规范 1.1。

CD9001A 集成了 USB 串行接口功能以及内部全速或低速收发器。CD9001A 支持并以 12 Mbps 的全速模式或 1.5 Mbps 的低速模式运行。在主机模式下, CD9001A 作为主控, 控制 USB 总线及其连接的设备。在外围模式 (也称为从设备) 下, CD9001A 以各种全速或低速设备的方式运行。CD9001A 的数据端口和微处理器接口提供 8 位数据路径 I/O 或 DMA 双向传输, 支持中断, 以便轻松连接到标准微处理器或微控制器, 如摩托罗拉或英特尔 CPU 等众多其他产品。CD9001A 拥有 256 字节的内部 RAM, 用于控制寄存器和数据缓冲区。可用的无铅封装是 48 引脚 (CD9001A) 封装。所有封装均在 3.3 VDC 下操作。I/O 接口逻辑为 5V 容限。

目录

产品特性

产品应用

产品描述

逻辑框图

功能概述

引脚分配及描述

绝对最大额定值

推荐工作条件

直流参数

USB 主机收发特性

总线接口时序

封装外形及尺寸

包装/订购信息

修订日志

- 1 -

- 1 -

- 1 -

- 3 -

- 4 -

- 26 -

- 29 -

- 29 -

- 30 -

- 30 -

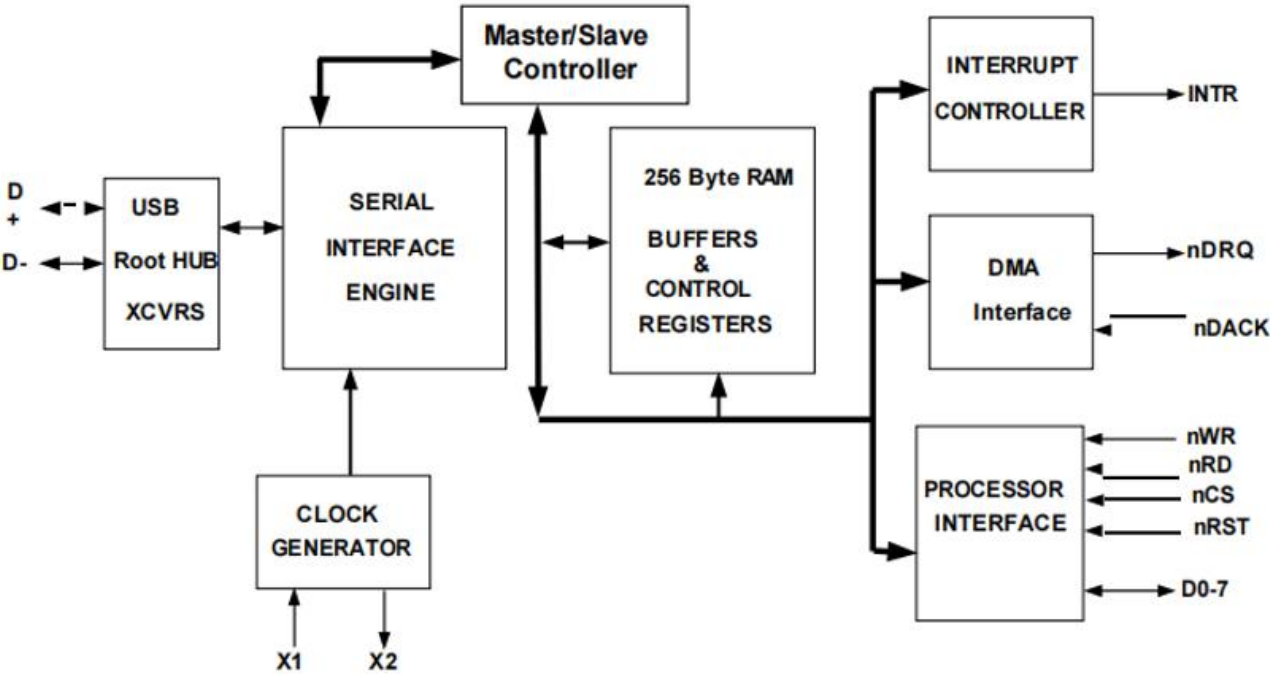
- 31 -

- 35 -

- 36 -

- 37 -

逻辑框图



功能概述

数据端口，微处理器接口

CD9001A 的微处理器接口提供了 8 位双向数据通道以及相应的控制线，用以连接外部处理器或控制器。通过 8 位接口、芯片选择、读写输入选通以及单一地址线 A0，支持编程 I/O 或内存映射 I/O 设计。访问内存和控制寄存器空间是一个简单的两步过程，首先需要地址写入操作，A0 = '0'，然后是寄存器/内存读取或写入周期，地址线 A0 = '1'。此外，在从模式下还提供了一个 DMA 双向接口，带有如 nDRQ、nDACK、nWR、nRD、nCS 和 INTRQ 等握手信号。CD9001A 的写入或读取操作终止于 nWR 或 nCS 变为非激活状态。对于与 CD9001A 接口的设备，如果在写操作 nWR 之前取消芯片选择 nCS 激活，数据保持时间必须从 nCS 测量，其值与规定相同。因此，无论是 Intel® 型还是 Motorola 型的 CPU 都能轻松与 CD9001A 配合使用，无需任何外部粘合逻辑需求。

DMA 控制器（仅限从模式） 在需要传输大量数据的应用中，例如扫描仪接口，CD9001A 提供了 DMA 接口。该接口支持对 CD9001A 内部 RAM 缓冲区的 DMA 读取或写入传输，通过微处理器数据总线和两条控制线（nDRQ - 数据请求和 nDACK - 数据确认）以及 nWR 线实现，并控制数据流入 CD9001A。CD9001A 拥有一个计数寄存器，允许选择 DMA 传输的可编程块大小。控制信号 nDRQ 和 nDACK 均设计为与标准 DMA 接口兼容。中断控制器 CD9001A 的中断控制器提供一个单一输出信号（INTRQ），由可能发生的 USB 活动产生的多个可编程事件激活。提供控制和状态寄存器，允许用户选择生成中断（声明 INTRQ）的单个或多个事件，并让用户查看中断状态。通过写入中断状态寄存器来清除中断。

缓冲存储器 CD9001A 包含 256 字节的内部存储器，用于 USB 数据缓冲区、控制寄存器和状态寄存器。当处于主模式（主机模式）时，内存被定义为前 16 个字节为寄存器，剩余的 240 字节用于 USB 数据缓冲区。当处于从模式（外围设备模式）时，前 64 字节被用于四个端点控制和状态寄存器以及其他各种寄存器。这留下了 192 字节的端点缓冲空间用于 USB 数据传输。通过 8 位外部微处理器数据总线访问寄存器和数据存储器，可以采用索引或直接寻址方式。索引模式使用自动地址递增模式，如自动地址递增模式所述，而直接寻址用于读取/写入单个地址。USB 事务自动路由到为该传输配置的内存缓冲区。提供控制寄存器以确定和分配缓冲存储器中的指针和块大小。

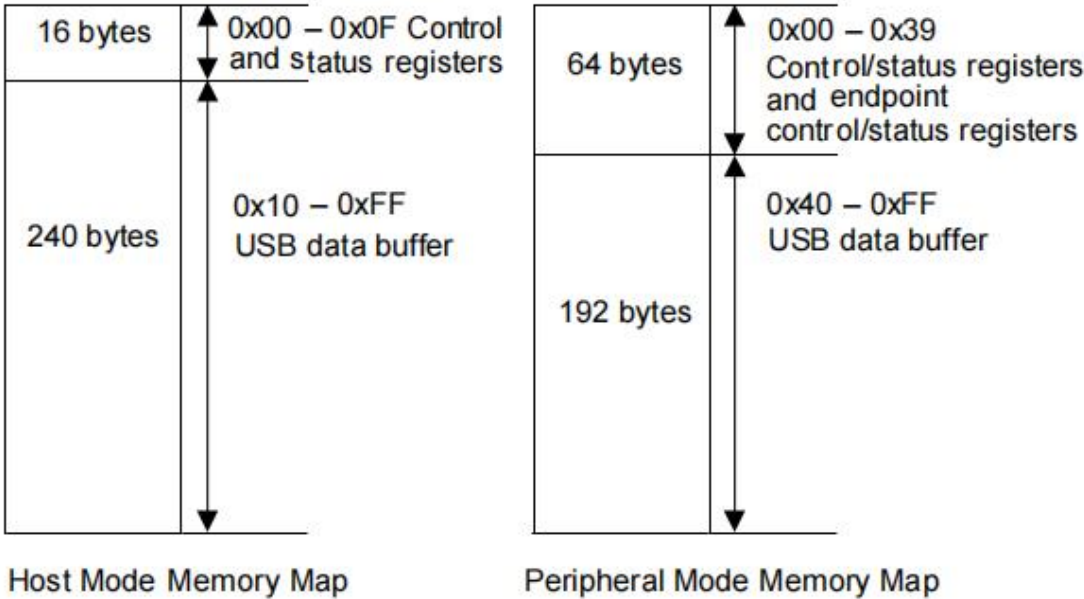


图 1. 内存映射

自动地址递增模式 CD9001A 支持自动递增模式，以减少读取和写入内存周期。在此模式下，微控制器只需设置一次地址。每当访问任何后续数据时，内部地址计数器就会前进到下一个地址位置。

自动地址递增示例：要填充配置为地址 10h 的数据缓冲区，请按照以下步骤操作：

1. 将 10h 写入 CD9001A，A0 为低。这设置了用于下一次操作的内存地址。
2. 通过执行一个写入操作（A0 为高），将第一个数据字节写入地址 10h。例如，获取描述符；发送给设备的第一个字节是 80h (bmRequestType)，因此你会将 80h 写入地址 10h。
3. 现在，内部 RAM 地址指针设置为 11h。因此，通过再次写入（A0 为高），RAM 地址位置 11h 被写入数据。继续获取描述符示例，将 06h 写入地址 11h 作为 bRequest 值。

重复步骤 3，直到为传输写入所有必需的字节。如果不使用自动递增，则在写入数据之前每次都要写入地址值，如步骤 1 所示。自动地址递增模式的优势在于，它减少了将数据移入/移出设备所需的 CD9001A 内存读取/写入周期的数量。例如，向/从 CD9001A 传输 64 字节数据时，使用自动递增模式，周期数减少到 1 个地址写入和 64 个数据读写周期，相比之下，随机访问需要 64 个地址写入和 64 个数据周期。

锁相环时钟发生器 CD9001A 使用一个 12MHz 或 48MHz 的外部晶体。两个引脚 X1 和 X2 被提供用来连接低成本晶体电路到设备，如图 2 和图 3 所示。如果应用中有一个可用的外部时钟源，可以直接将其连接到 X1 输入引脚来代替晶体电路。当使用时钟时，X2 引脚不连接。当 CM 引脚连接到逻辑 0 时，内部 PLL 被绕过，因此时钟源必须满足 USB 规范指定的定时要求。

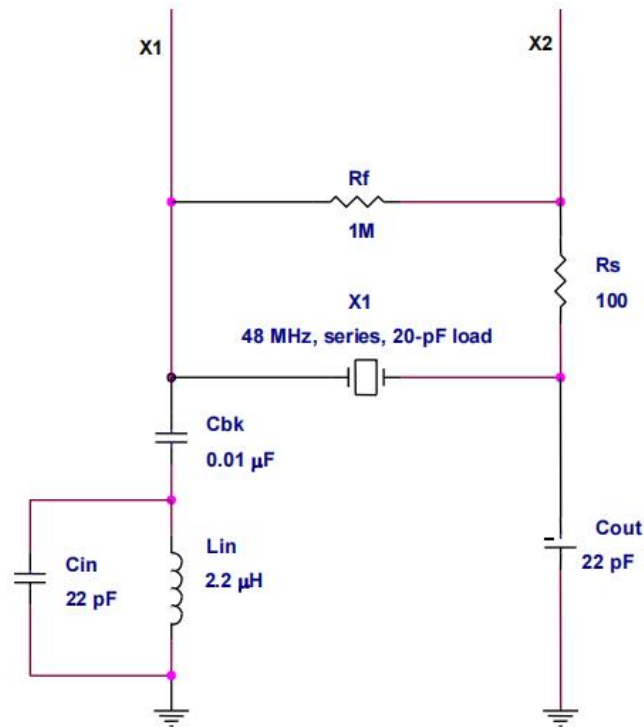


图 2. 全速 48 MHz 晶体电路

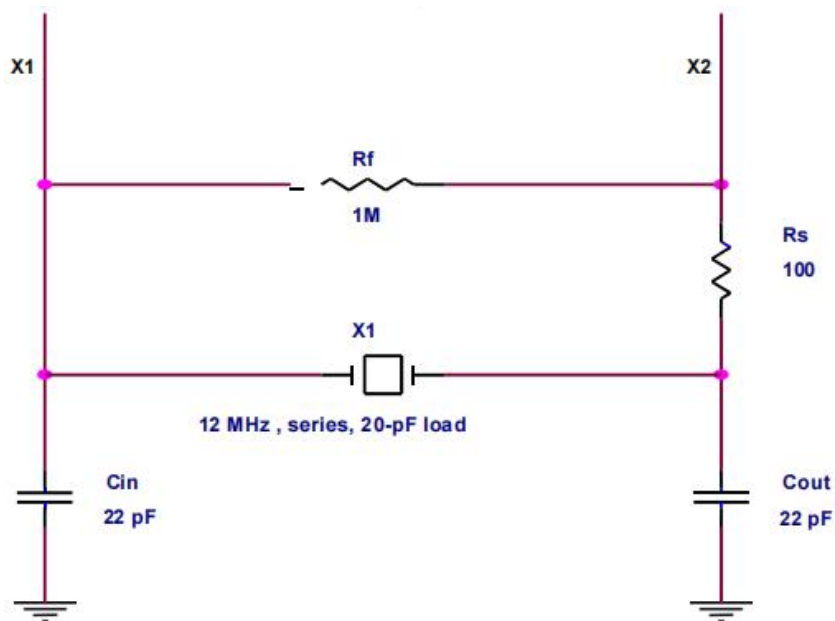


图 3. 可选 12 MHz 晶体电路

典型晶体要求

以下是“典型要求”的例子。请注意，这些规格通常作为标准晶体值找到，并且比定制值便宜。如果晶体用于串联电路，则负载电容不适用。并联电路的负载电容是一个要求。48-MHz 第三次泛音晶体需要 Cin/Lin 滤波器以保证 48-MHz 操作。

12 MHz 晶体：

频率容差：±100 ppm 或更好
工作温度范围：0 °C 至 70 °C
频率：12 MHz
随温度的频率漂移：±50 ppm
ESR（串联电阻）：60 Ω
负载电容：最小 10 pF
并联电容：最大 7 pF
驱动电平：0.1–0.5 mW
工作模式：基频

48 MHz 晶体：

频率容差：±100 ppm 或更好
工作温度范围：0 °C 至 70 °C
频率：48 MHz
随温度的频率漂移：±50 ppm
ESR（串联电阻）：40 Ω
负载电容：最小 10 pF
并联电容：最大 7 pF
驱动电平：0.1–0.5 mW
工作模式：third overtone

USB 收发器

CD9001A 内置一个符合 USB 规范 1.1 的收发器。该收发器能够以 USB 全速 (12 Mbits) 和低速 (1.5 Mbits) 发送和接收串行数据。收发器的驱动部分是差分的，而接收部分由一个差分接收器和两个单端接收器组成。在内部，收发器与串行接口引擎（SIE）逻辑相连。在外部，收发器连接到 USB 的物理层。

CD9001A 寄存器

CD9001A 的操作和控制通过内部寄存器管理。当工作在主/主机模式时，前 16 个地址位置被定义为寄存器空间。在从/外围设备模式中，前 64 字节被定义为寄存器空间。每种操作模式的寄存器定义差异很大，并在本文档中分别定义（第 1 节的表 1 描述了主机寄存器定义，而第 15 页的表 19 描述了从机寄存器定义）。通过类似于普通 RAM 访问的微处理器接口访问寄存器（见第 26 页的“总线接口时序要求”），并为 USB 事务提供控制和状态信息。任何对控制寄存器 0FH 的写入都会启用 CD9001A 的全部功能位。这是 CD9001A 的一个内部位，用于启用附加功能。表 1 显示了 CD9001A 在主/主机模式下的内存映射和寄存器映射。

表 1. CD9001A Master (Host) Mode Registers

CD9001A 寄存器名称	CD9001A（十六进制）地址
USB-A 主机控制寄存器	00h

USB-A 主机基址	01h
USB-A 主机底座长度	02h
USB-A 主机 PID, 设备端点 (写入) /USB 状态 (读取)	03h
USB-A 主机设备地址 (写入) /传输计数 (读取)	04h
控制寄存器 1	05h
中断启用寄存器	06h
保留寄存器	保留
USB-A 主机控制寄存器	08h
USB-A 主机基址	09h
USB-A 主机底座长度	0Ah
USB-A 主机 PID, 设备端点 (写入) /USB 状态 (读取)	0Bh
USB-A 主机设备地址 (写入) /传输计数 (读取)	0Ch
状态寄存器	0Dh
SOF 计数器低 (写) /硬件版本寄存器 (读)	0Eh
SOF 计数器高和控制寄存器 2	0Fh
内存缓冲区	10H-FFh

CD9001A 中的寄存器分为两个主要组。第一组被称为 USB 控制寄存器, 这些寄存器启用并提供 USB 事务和数据流的控制状态。第二组寄存器为所有其他操作提供控制和状态。 上电和复位时的寄存器值 以下寄存器在上电和复位时初始化为零:

- USB-A/USB-B 主机控制寄存器 [00H, 08H] (仅限位 0)
- 控制寄存器 1 [05H]
- USB 地址寄存器 [07H]
- 当前数据集/硬件版本/SOF 计数器低寄存器 [0EH]

所有其他寄存器上电和复位时处于未知状态, 需要固件进行初始化。

USB 控制寄存器

CD9001A 的 USB A-B 控制寄存器用于 USB 总线上的通信和数据流。CD9001A 通过 USB-A 或 USB-B 寄存器集与任何 USB 设备功能和任何特定端点进行通信。 USB A-B 主机控制寄存器以重叠配置使用, 以管理 USB 总线上的通信。USB 主机控制寄存器还提供了一种方式, 当 USB 协议交易之一完成时, 中断外部 CPU 或微控制器。表 1 和表 2 显示了两组 USB 主机控制寄存器, 'A'组和'B'组。这两个寄存器集允许重叠操作。当一组参数正在设置时, 另一组正在传输。在向端点的传输完成后, 下一个操作由另一个寄存器集控制。 注意: 只有当 CD9001A 模式通过初始化寄存器 0FH 启用时, 才使用 USB-B 寄存器集。CD9001A USB 主机控制有两组, 每组五个寄存器, 它们映射在 CD9001A 内存空间中。 这些寄存器在下表中定义。

表 2. CD9001A 主机控制寄存器

CD9001A 寄存器名称	CD9001A（十六进制）地址
USB-A 主机控制寄存器	00h
USB-A 主机基址	01h
USB-A 主机底座长度	02h
USB-A 主机 PID，设备端点（写入）/USB 状态（读取）	03h
USB-A 主机设备地址（写入）/传输计数（读取）	04h
USB-A 主机控制寄存器	08h
USB-A 主机基址	09h
USB-A 主机底座长度	0Ah
USB-A 主机 PID，设备端点（写入）/USB 状态（读取）	0Bh
USB-A 主机设备地址（写入）/传输计数（读取）	0Ch

USB-A/USB-B 主机控制寄存器[地址 = 00h, 08h] .

表 3. USB-A/USB-B 主机控制寄存器定义[地址 00h, 08h]

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
Preamble	Data Toggle Bit	SyncSOF	ISO	Reserved	Direction	Enable	Arm

位	位名字	功能
7	Preamble	<p>如果位 = '1'，则在低速包传输前发送前置码令牌。如果位 = '0'，则禁用前置码生成。CD9001A 在设置位 7 时自动生成前置码包。此位仅用于通过集线器向低速设备发送包。要与全速设备通信，此位设置为 '0'。例如，当 CD9001A 通过 HUB 与低速设备通信时：将 CD9001ASIE 设置为全速运行，即设置寄存器 05h（控制寄存器 1）的位 5 = '0'。</p> <p>设置寄存器 0Fh(控制寄存器 2)的位 6 = '0'。为全速设置正确的 DATA+和 DATA-状态极性。在主机控制寄存器中设置位 7，前置码位 = '1'。当 CD9001A 直接与低速设备通信时：设置寄存器 05h（控制寄存器 1）的位 5 = '1'。设置寄存器 0Fh（控制寄存器 2）的位 6 = '1'，为低速设置 DATA+和 DATA-极性。在这种模式下，位 7 的状态被忽略。</p>
6	Data Toggle Bit	如果 DATA0 则为'0'，如果 DATA1 则为'1'（仅在主机模式的 OUT 令牌中使用）。
5	SyncSOF	<p>'1' = 仅在全速（FS）操作时与 SOF 传输同步。CD9001A 使用位 5 来启用在 SOF 包传输后发送数据包。当位 5 = '1'时，下一个启用的包将在下一个 SOF 之后发送。</p> <p>如果位 5 = '0'，则在 SIE 空闲时立即发送下一个包。如果在低速操作，不要设置这个位。</p>

4	ISO	当设置为'1'时，此位允许该包使用等时模式。
3	Reserved	位 3 保留供将来使用。
2	Direction	当等于'1'时发送（OUT）。当等于'0'时接收（IN）。
1	Enable	如果启用 = '1'，则此位允许传输发生。如果启用 = '0'，则忽略 USB 事务。启用位与该寄存器的臂位（位 0）一起用于 USB 传输。
0	Arm	当 Arm = '1'时允许启用的传输。传输完成时（当断言完成中断时）清除为'0'。

一旦其他 CD9001A 控制寄存器配置完成（寄存器 01h-04h 或 09h-0Ch），主机控制寄存器就被编程以启动 USB 传输。当启用位和臂位按照上述方式设置时，此寄存器启动传输。

USB-A/USB-B 主机基地址 [地址=01h, 09h]。

表 4. USB-A/USB-B 主机基地址定义 [地址 01h, 09h]

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
HBADD7	HBADD6	HBADD5	HBADD4	HBADD3	HBADD2	HBADD1	HBADD0

USB-A/B 基地址是一个指向 CD9001A 内存缓冲区位置的指针，用于 USB 读取和写入。当将数据传输到外部（主机到设备）时，可以在设置 USB-A 或 USB-B 主机控制寄存器上的 ARM 之前，设置 USB-A 和 USB-B 主机基地址寄存器。当使用双缓冲区方案时，主机基地址可以设置为第一个缓冲区用于 DATA0 数据，另一个用于 DATA1 数据。

USB-A/USB-B 主机基长度 [地址=02h, 0Ah]。

表 5. USB-A / USB-B 主机基长度定义 [地址 02h, 0Ah]

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
HBL7	HBL6	HBL5	HBL4	HBL3	HBL2	HBL1	HBL0

USB A/B 主机基长度寄存器包含 CD9001A 与从属 USB 外围设备之间传输的最大包大小。本质上，这指定了 CD9001A 传输的最大包大小。基长度指定了发送或接收的数据包的大小。例如，在全速 BULK 模式下，最大包长度为 64 字节。在 ISO 模式下，由于 CD9001A 只有 8 位长度，最大包长度为 1023 字节；因此，使用 CD9001A 的 ISO 模式的最大包大小为 255 - 16 字节（寄存器空间）。当主机基长度寄存器设置为 0 时，将传输一个零长度包。

USB-A/USB-B USB 包状态（读）和主机 PID、设备端点（写）[地址=03h, 0Bh]。此寄存器具有读取和写入两种模式。当读取时，此寄存器提供包状态，并包含有关最后一个已接收或传输的包的信息。直到发生完成中断后，此寄存器才有效读取，这会更新寄存器的内容。

表 6. 读取时 USB-A/USB-B USB 包状态寄存器定义 [地址 03h, 0Bh]

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
STALL	NAK	Overflow	Setup	Sequence	Time-out	Error	ACK

位	位名字	功能
7	STALL	从设备返回了一个 STALL

6	NAK	从设备返回了一个 NAK
5	Overflow	溢出条件 - 接收期间超过最大长度。对于欠载, 请参阅 USB-A/USB-B 主机传输计数寄存器 (读), USB 地址 (写) [地址=04h,0Ch]。
4	Setup	此位不适用于主机操作, 因为 SETUP 包由主机生成。
3	Sequence	序列位。如果是 DATA0 则为'0', 如果是 DATA1 则为'1'。
2	Time-out	发生超时。超时定义为在全速模式下, 18 位时间内设备无响应。
1	Error	传输中检测到错误。这包括 CRC5、CRC16 和 PID 错误。
0	ACK	传输确认。

当写入时, 此寄存器向 USB SIE 引擎提供下一个事务中使用的 PID 和端点信息。 CD9001A 可以寻址所有 16 个端点。

表 7. 写入时 USB-A / USB-B 主机 PID 和设备端点寄存器定义 [地址 03h, 0Bh]

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
PID3	PID2	PID1	PID0	EP3	EP2	EP1	EP0

PID[3:0]: 4 位 PID 字段 (见下表), EP[3:0]: 二进制的 4 位端点值。

PID 类型	D7-D4
SETUP	1101(十六进制 D)
IN	1001(十六进制 9)
OUT	0001(十六进制 1)
SOF	0101(十六进制 5)
PREAMBLE	1100(十六进制 C)
NAK	1010(十六进制 A)
STALL	1110(十六进制 E)
DATA0	0011(十六进制 3)
DATA1	1011(十六进制 B)

USB-A/USB-B 主机传输计数寄存器 (读), USB 地址 (写) [地址=04h, 0Ch]。此寄存器具有读取和写入两种不同的功能。当读取时, 此寄存器包含在包传输后剩余的字节数 (从主机基长度值开始)。例如, 如果基长度寄存器设置为 0x040, 并且向外围设备发送了一个 IN 令牌。如果传输完成后, 主机传输计数的值为 0x10, 则实际传输的字节数为 0x30。这被视为欠载指示。

表 8. 读取时 USB-A / USB-B 主机传输计数寄存器定义 [地址 04h, 0Ch]

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
HTC7	HTC6	HTC5	HTC4	HTC3	HTC2	HTC1	HTC0

当写入时, 此寄存器包含主机与之通信的 USB 设备地址。

表 9. 写入时 USB-A / USB-B USB 地址 [地址 04h, 0Ch]

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
-----	-----	-----	-----	-----	-----	-----	-----

0	DA6	DA5	DA4	DA3	DA2	DA1	DA0
---	-----	-----	-----	-----	-----	-----	-----

DA6-DA0-----设备地址，最多可寻址 127 个设备。

DA7-----保留位必须设置为 0。

CD9001A 控制寄存器

下一组寄存器是控制寄存器，它们更多地控制芯片的操作而不是 USB 包类型的传输。表 10 是控制寄存器的摘要。

表 10. 控制寄存器摘要

CD9001A 寄存器名	CD9001A 十六位地址
控制寄存器 1	05h
中断启用寄存器	06h
保留寄存器	07h
状态寄存器	0Dh
SOF 计数器 LOW (写入) /HW 修订寄存器 (读取)	0Eh
SOF 计数器 HIGH 和控制寄存器	0Fh
内存缓冲区	10h-FFh

控制寄存器 1 [地址=05h]。控制寄存器 1 通过以下定义的控制位启用/禁用 USB 传输操作。

表 11. 控制寄存器 1 [地址 05h]

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
保留	Suspend	USB Speed	J-K state force	USB Engine Reset	保留	保留	SOF ena/dis

位	位名字	功能
7	Reserved	0
6	Suspend	1=启用, 0=禁用
5	USB Speed	“0” 设置为全速, “1” 设置为低速。
4	J-K state force	见表 12
3	USB Engine Reset	SB 引擎重置= “1” 。正常集 “0” 。 当检测到设备时, 要做的第一件事是向其发送 USB 重置以强制其进入其默认地址为零。USB 2.0 规范规定, 对于根集线器, 设备必须重置至少 50 毫秒。
2	Reserved	一些现有的固件示例设置了位 2, 但这不是必须的
1	Reserved	0
0	SOF ena/dis	‘1’ = 启用自动硬件 SOF 生成; ‘0’ = 禁用。在 CD9001A 中, 位 0 用于启

		用硬件 SOF 自动生成。当设置为 ‘0’ 时，SOFs 的生成继续，但 SOF 令牌不会输出到 USB。
--	--	---

上电时，此寄存器被清除为零。

低功耗模式 [位 6 控制寄存器，地址 05h]

当位 6 (挂起) 设置为 ‘1’ 时，发送收发器的电源关闭，内部 RAM 处于挂起模式，并且内部时钟被禁用。注意：USB 总线上的任意活动 (即 K 状态等) 将恢复正常操作。要从 CPU 端恢复常规操作，需执行 DataWrite 周期 (即将 A0 设置为高电平进行 DataWrite 周期)。这是一种特殊情况，不是常规直接写入，其中首先写入地址然后写入数据。要从 CPU 端恢复常规操作，您只能执行 Data Write 周期。

低速/全速模式 [位 5 控制寄存器 1，地址 05h]

CD9001A 旨在与全速或低速设备通信。上电时，位 5 为 LOW，即全速。与低速设备通信时有两种情况。当低速设备直接连接到 CD9001A 时，寄存器 05h 的位 5 设置为 ‘1’，并且寄存器 0Fh 的位 6，极性交换，设置为 ‘1’ 以改变 D+ 和 D- 的极性。当低速设备通过 HUB 连接到 CD9001A 时，寄存器 05h 的位 5 设置为 ‘0’，并且寄存器 0Fh 的位 6 设置为 ‘0’ 以保持 D+ 和 D- 的极性为全速。此外，确保将 USB-A/USB-B 主机控制寄存器[00h, 08h]的位 7 设置为 ‘1’ 以产生前导码。

J-K 编程状态 [控制寄存器 1 的位 4 和位 3，地址 05h]

J-K 强制状态控制和 USB 引擎重置位用于生成 USB 重置条件。强制 K 状态用于外围设备的远程唤醒、恢复和其他模式。这两个位在上电时被设置为零。

Table 12. Bus Force States

USB Engine Reset	J-K Force State	功能
0	0	正常工作模式
0	1	USB 重置状态，D+ 和 D- 设置为低 (SE0)
1	0	J 状态，D+ 设置为高，D- 设置为低
1	1	K 状态，D- 设置为高，D+ 设置为低

USB 重置序列

检测到设备后，向控制寄存器 (05h) 写入 08h 以启动 USB 重置，然后等待 USB 重置时间 (根集线器应为 50ms)，另外一些类型的设备如强制 J 状态。最后，将控制寄存器 (05h) 重新设置为 0h。重置完成后，自动 SOF 生成被启用。

SOF 包生成

CD9001A 通过硬件自动计算帧号和 CRC5。对于 CD9001A，外部固件不需要进行 CRC 或 SOF 生成，尽管可以通过在主机 PID、设备端点寄存器中发送 SOF PID 来完成。要启用 SOF 生成，假设已配置主机模式：

- 1.在寄存器 0x0F 和 0x0E 中设置 SOF 间隔。
- 2.通过在此寄存器中设置位 0 = ‘1’ 来启用 SOF 硬件生成。

3.在 USB-A 主机控制寄存器中设置 Arm 位。

中断启用寄存器 [地址=06h]。

CD9001A 提供一个中断请求输出，该输出在多种条件下被激活。中断启用寄存器允许用户选择导致通过 INTRQ 引脚向外部 CPU 发出中断的条件。一个单独的中断状态寄存器反映了中断的原因。启用或禁用这些中断不会影响中断状态寄存器中相应位的设置或清除；它只决定中断是否路由到 INTRQ 引脚。中断状态寄存器通常与中断启用寄存器一起使用，并可以被轮询以确定启动中断的条件（见中断状态寄存器的描述）。当一个位被设置为 ‘1’ 时，相应的中断被启用。因此，当启用的中断发生时，INTRQ 引脚被断言。INTRQ 引脚是一个电平中断，意味着在所有启用的中断被清除之前，它不会被取消断言。

表 13. 中断启用寄存器[地址 06h]

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
保留	Suspend	USB Speed	J-K state force	USB Engine Reset	保留	保留	SOF ena/dis

位	位名字	功能
7	Reserved	0
6	Device Detect/Resume	启用设备检测/恢复中断。当寄存器 05h（控制寄存器 1）的位 6 等于 ‘1’ 时，该寄存器的位 6 启用恢复检测中断。否则，此位用于启用设备检测状态，如中断状态寄存器位定义中所述。
5	Inserted/Removed	启用从设备插入/移除检测用于启用/禁用设备插入/移除中断。
4	SOF Timer	1 = 启用 SOF 定时器中断。这通常以 1 毫秒的间隔进行，尽管计时由 SOF 计数器高/低寄存器决定。要使用此位功能，必须启用寄存器 05h 的位 0，并且必须初始化 SOF 计数器寄存器 0Eh 和 0Fh。
3	Reserved	0
2	Reserved	0
1	USB-B DONE	USB-B 完成中断（参见 USB-A 完成中断）。
0	USB-A DONE	USB-A 完成中断。完成中断由记录在 USB 数据包状态寄存器中的一个事件触发。完成中断导致数据包状态寄存器更新。

USB 地址寄存器，保留，地址 [地址=07h]。

此寄存器为从设备操作中的设备 USB 地址保留。在主机模式下，用户不应写入该寄存器。

寄存器 08h-0Ch 主机-B 寄存器。

除了适用于主机-B 而不是主机-A 外，寄存器 08h-0Ch 的定义与寄存器 00h-04h 相同。

中断状态寄存器，地址 [地址=0Dh]。

中断状态寄存器是一个提供中断状态的读写寄存器。通过写入此寄存器清除中断。要清除特定中断，将相应位设置为 ‘1’ 后写入寄存器。

表 14. 中断状态寄存器 [地址 0Dh]

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
D+	Device Detect/Resume	Insert/Remove	SOF timer	保留	保留	USB-B	USB-A

位	位名字	功能
7	D+	数据+引脚的值。 位 7 提供连续的 USB Data+ 线路状态。一旦确定设备已插入（如下所述，通过位 5 和 6），位 7 用于检测插入的设备是低速（0）还是全速（1）。
6	Device Detect/Resume	设备检测/恢复中断。 位 6 在设备检测状态和恢复检测中断之间共享。当寄存器 05h 的位 6 设置为 1 时，此位是恢复检测中断位。否则，此位用于指示设备的存在，‘1’ 表示设备 “未连接”，‘0’ 表示设备 “已连接”。在这种模式下，检查此位以及位 5 以确定设备是否已插入或移除。
5	Inserted/Removed	设备插入/移除检测。位 5 用于支持 CD9001A 在主机模式下的 USB 电缆插入/移除。当总线从 SE0 状态转换到 IDLE 状态（设备插入）或从 IDLE 状态转换到 SE0 状态（设备移除）时，此位被设置。
4	SOF Timer	1' = SOF 定时器上的中断。
3	Reserved	0
2	Reserved	0
1	USB-B	USB-B 完成中断。（参见中断启用寄存器[地址 06h]中的描述。）
0	USB-A	USB-A 完成中断。（参见中断启用寄存器[地址 06h]中的描述。）

当前数据集寄存器/硬件版本/SOF 计数器低 [地址=0Eh]。此寄存器有两种模式。从此寄存器读取表示当前的 CD9001A 硅片版本。

表 15. 读取时的硬件版本 [地址 0Eh]

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
				保留			

位	位名字	功能
7-4	硬件版本	CD9001A 版本 1.2 读取=1H；CD9001A 版本 1.5 读取=2。
3-2	保留	读取值为 0。
1-0	保留	为从设备保留。

写入此寄存器将设置自动生成 SOF 到所有连接的外设。此计数器基于 12MHz 时钟，并不依赖于晶体频率。要设置 1 毫秒的计时间隔，软件必须将两个 SOF 计数器寄存器设置为适当的值。

表 16. 写入时的 SOF 计数器低地址 [地址 0Eh]

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
SOF7	SOF6	SOF5	SOF4	SOF3	SOF2	SOF1	SOF0

例如：要设置 1 毫秒间隔的 SOF，应将 SOF 计数器寄存器 0Eh 设置为 E0h。

SOF 计数器高/控制寄存器 2 [地址=0Fh]。读取时，此寄存器返回 SOF 计数器的值除以 64。软件必须使用此寄存器来确定当前帧中可用的带宽，然后才能启动任何 USB 传输。通过这种方式，用户能够避免 USB 上的杂音情况。例如，要确定一个帧中剩余的可用带宽，请执行以下操作。1 毫秒时间帧中的最大时钟滴答数为 12000（每个 12MHz 时钟周期计数一次，或大约 84ns）。在寄存器 0FH 中读回的值是 $(\text{计数} \times 64) \times 84\text{ns} = \text{当前帧中剩余的时间}$ 。USB 位时间=一个 12MHz 周期。

寄存器 0FH 的值表示剩余的可用位时间介于

BBH 12000 位到 11968 (187×64) 位

BAH 11968 位到 11904 (186×64) 位

注意：对 0Fh 寄存器的任何写入都会清除内部帧计数器。上电后至少写入一次寄存器 0Fh。每当 SOF 计时器滴答时，内部帧计数器就会递增。内部帧计数器是一个 11 位计数器，用于跟踪帧号。每个计时器滴答后，帧号都会递增。其内容每毫秒以 SOF 包的形式传输给从设备。

表 17. 读取时的 SOF 高计数器 [地址 0Fh]

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
C13	C12	C11	C10	C9	C8	C7	C6

当写入此寄存器时，位定义如下。

表 18. 写入时的控制寄存器 2 [地址 0Fh]

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
CD9001A 主/从选择	CD9001A D+/D- 数据 极性交换	SOF 高计数器寄存器					

位	位名称	功能
7	CD9001A 主/从选择	主机 = 1，从机 = 0。
6	CD9001A D+/D- 数据极性交换	'1' = 改变极性（低速） '0' = 不改变极性（全速）。
5-0	SOF 高计数器寄存器	写入一个值或将其读回 SOF 高计数器寄存器。

注意，任何写入控制寄存器 0Fh 的操作都会启用 CD9001A 的全部功能位。这是 CD9001A 的一个内部位，用于启用附加功能。当 CD9001A 的全部功能位启用时，使用 USB-B 寄存器集。

例如，要设置主机生成 1 毫秒的 SOF 时间：寄存器 0Fh 包含 SOF 计时器的高 6 位。寄存器 0Eh 包含 SOF 计时器的低 8 位。计时器基于一个内部 12MHz 时钟，并使用一个从初始值倒数到零的计数器。为了将计时器设置为 1 毫秒的时间，寄存器 0Eh 被加载值为 E0h，而寄存器 0Fh（位 0-5）被加载值为 2Eh。为了启动计时器，将寄存器 05h（控制寄存器 1）的位 0 设置为'1'，这会启用硬件 SOF 生成。为了用正确的值加载高低寄存器，用户必须遵循以下顺序：

- 1.将 E0h 写入寄存器 0Eh。这设置了 SOF 计数器的低位字节
- 2.将 AEh 写入寄存器 0Fh，AEh 配置部件为全速（不改变极性）主机，位 5-0 = 2Eh 为 SOF 计数器的高位部分。
- 3.在寄存器 05h 中启用位 0。这启用了 SOF 的硬件生成。
- 4.在地址 00h 设置 ARM 位。这开始 SOF 的生成。

表 19. CD9001A 从模式寄存器

寄存器名称	端点特定的寄存器地址							
	EP 0-A	EP 0-B	EP 1-A	EP 1-B	EP 2-A	EP 2-B	EP 3-A	EP 3-B
EP 控制寄存器	00h	08h	10h	18h	20h	28h	30h	0x38
EP 基地址寄存器	01h	09h	11h	19h	21h	29h	31h	0x39
EP 基址长度寄存器	02h	0Ah	12h	1Ah	22h	2Ah	0x32	0x3A
EP 数据包状态寄存器	03h	0Bh	13h	1Bh	23h	2Bh	0x33	0x3B
EP 传输计数器寄存器	04h	0Ch	14h	1Ch	24h	2Ch	0x34	0x3C
寄存器名称	杂项寄存器地址							
控制寄存器 1	05h	中断状态寄存器			0Dh			
中断使能寄存器	06h	当前数据集寄存器			0Eh			
USB 地址寄存器	07h	控制寄存器 2			0Fh			
SOF 低寄	15h	保留			1Dh1Fh			

寄存器 (只读)						
SOF 高寄存器 (只读)	16h	保留	25h-27h			
保留	17h	保留	2Dh-2Fh			
DMA 总数低寄存器	35h					
DMA 总数高寄存器	36h					
保留	37h					
存储缓冲区	40h-FFh					

在从模式下，CD9001A 的寄存器分为两个主要组。第一组包含管理 USB 控制事务和数据流的端点寄存器。第二组包含为所有其他操作提供控制和状态信息的 USB 寄存器。

端点寄存器

USB 上的通信和数据流是使用端点实现的。这些唯一可识别的实体是 USB 主机和 USB 设备之间通信流的终端。每个 USB 设备由一组独立操作的端点组成。每个端点都有一个唯一的标识符，即端点号。更多信息，请参阅 USB 规范 1.1 节 5.3.1。CD9001A 支持四个编号为 0-3 的端点。端点 0 是默认管道，用于初始化并通用地操纵设备以配置逻辑设备为默认控制管道。它还提供了对设备配置信息的访问，允许 USB 状态和控制访问，并支持控制传输。端点 1-3 支持批量、同步和中断传输。端点 3 由 DMA 支持。每个端点都有两组寄存器——‘A’组和‘B’组。这允许重叠操作，其中一组参数被设置，另一组正在传输。完成到端点的传输后，“下一个数据集”位指示接下来使用“A”组还是“B”组。下一个数据集的“武装”位表示 CD9001A 是否准备好进行下一次无中断的传输。

端点 0-3 寄存器地址

每个端点集有五个寄存器，映射在 CD9001A 内存中。寄存器集的地址分配如下表格所示。

表 20. 端点 0-3 寄存器地址

端点寄存器设置	十六进制地址
端点 0 - a	00-04
端点 0 - b	08-0C
端点 1 - a	10-14
端点 1 - b	18-1C

端点 2 - a	20-24
端点 2 - b	28-2C
端点 3 - a	30-34
端点 3 - b	38-3C

对于每个端点集（从地址索引=0 开始），寄存器如下表所示进行映射。

表 21. 端点寄存器索引

端点寄存器集（适用于从寄存器位置索引=0 开始的端点 n）	
索引	端点 n 控制
索引+1	端点 n 基地址
索引+2	端点 n 基长度
索引+3	端点 n 包状态
索引+4	端点 n 传输计数

端点控制寄存器

端点 n 控制寄存器 [地址 a = (EP# * 10h), b = (EP# * 10h)+8]。每个端点集都有一个如下定义的控制寄存器：

表 22. 端点控制寄存器 [地址 EP0a/b:00h/08h, EP1a/b:10h/18h, EP2a/b:20h/28h, EP3a/b:30h/38h]

7	6	5	4	3	2	1	0
保留	Sequence	Send STALL	ISO	Next Data Set	Direction	Enable	Arm

位	位名称	功能
7	保留	
6	Sequence	序列位。如果是 DATA0 则为'0'，如果是 DATA1 则为'1'。
5	Send STALL	当设置为'1'时，会在此端点的下一个请求上发送 Stall 作为响应。
4	ISO	当设置为'1'时，允许此端点使用同步模式。
3	Next Data Set	如果下一个数据集是'A'，则为'0'；如果下一个数据集是'B'，则为'1'。
2	Direction	当方向='1'时，向主机发送（输入）。 当方向='0'时，从主机接收（输出）。
1	Enable	当启用='1'时，允许此端点进行传输。

		设置为'0'时, USB 事务将被忽略。如果启用='1'且武装='0', 端点对 USB 传输返回 NAKs。
0	Arm	当设置为'1'时, 允许启用传输。传输完成时清除为'0'。

端点基地址 [地址 $a = (EP\# * 10h) + 1$, $b = (EP\# * 10h) + 9$]。指向 USB 读取和写入的内存缓冲区位置的指针。

表 23.

端点基地址寄存器 [地址: EP0a/b:01h/09h, EP1a/b:11h/19h, EP2a/b:21h/29h, EP3a/b:31h/39h]

7	6	5	4	3	2	1	0
EPxADD7	EPxADD6	EPxADD5	EPxADD4	EPxADD3	EPxADD2	EPxADD1	EPxADD0

端点基长度 [地址 $a = (EP\# * 10h) + 2$, $b = (EP\# * 10h) + A$]。端点基长度是与主机进行 IN/OUT 传输的最大包大小。本质上, 这指定了 CD9001A 通过 OUT 传输接收到的最大包大小, 或者它指定了发送给主机的 IN 传输数据包的大小。

表 24.

端点基长度寄存器 [地址 EP0a/b:02h/0Ah, EP1a/b:12h/1Ah, EP2a/b:22h/2Ah, EP3a/b:32h/3Ah]

7	6	5	4	3	2	1	0
EPxLEN7	EPxLEN6	EPxLEN5	EPxLEN4	EPxLEN3	EPxLEN2	EPxLEN1	EPxLEN0

端点包状态 [地址 $a = (EP\# * 10h) + 3$, $b = (EP\# * 10h) + Bh$]。包状态包含与接收或发送的包相关的信息。该寄存器定义如下:

表 25.

端点包状态寄存器 [地址 EP0a/b:03h/0Bh, EP1a/b:13h/1Bh, EP2a/b:23h/2Bh, EP3a/b:33h/3Bh]

7	6	5	4	3	2	1	0
Reserved	Reserved	Overflow	Setup	Sequence	Time-out	Error	ACK

位	位名称	功能
7	保留	不适用。
6	保留	不适用。
5	Overflow	溢出条件 - 在接收期间超过最大长度。这被视为一个严重错误。一个端点可以接收的最大字节数由每个端点的端点基长度寄存器确定。溢出位仅在主机发出 OUT 令牌期间相关。

4	Setup	1'表示设置包。如果此位被设置，则最后一个接收到的包是一个设置包。
3	Sequence	此位指示最后一个包是 DATA0 (0) 还是 DATA1 (1) 。
2	Time-out	此位在从模式下不使用。
1	Error	在传输中检测到错误，包括 CRC5/16 和 PID 错误。
0	Ack	传输确认。

端点传输计数 [地址 a = (EP# * 10h)+4, b = (EP# * 10h)+Ch]。作为外围设备，端点传输计数寄存器仅在 OUT 令牌（主机发送从数据）时重要。当主机向外围设备发送数据时，传输计数寄存器包含端点基长度和最后一个包中实际接收字节数之间的差值。换句话说，如果端点基长度寄存器设置为 64 (40h) 字节，并且向该端点发送了一个只有 16 (10h) 字节的 OUT 令牌，那么端点传输计数寄存器的值为 48 (30h) 。如果在 OUT 令牌中发送了比端点基长度寄存器编程更多的字节，则在端点包状态寄存器中设置溢出标志，并被视为一个严重错误。

表 26.
端 点 传 输 计 数 寄 存 器 [地 址 EP0a/b:04h/0Ch, EP1a/b:14h/1Ch, EP2a/b:24h/2Ch, EP3a/b:34h/3Ch]

7	6	5	4	3	2	1	0
EPxCNT7	EPxCNT6	EPxCNT5	EPxCNT4	EPxCNT3	EPxCNT2	EPxCNT1	EPxCNT0

USB 控制寄存器

USB 控制寄存器管理 USB 上的通信和数据流。每个 USB 设备由一组独立操作的端点组成。每个端点都有一个唯一的标识符，即端点号。关于 USB 端点的更多详细信息，请参阅 USB 规范 1.1 节 5.3.1。控制和状态寄存器如下映射：

表 27. USB 控制寄存器

寄存器名称	十六进制地址
控制寄存器 1	05h
中断使能寄存器	06h
USB 地址寄存器	07h
中断状态寄存器	0Dh
当前数据集寄存器	0Eh
控制寄存器 2	0Fh
SOF 低位寄存器	15h
SOF 高位寄存器	16h
DMA 总计数低字节寄存器	35h

DMA 总计数高字节寄存器	36h
---------------	-----

控制寄存器 1，地址 [05h]。控制寄存器通过控制位启用或禁用 USB 传输和 DMA 操作。

表 28. 控制寄存器 1 [地址 05h]

7	6	5	4	3	2	1	0
保留	STBYD	SPSEL	J-K1	J-K0	DMA Dir	DMA 使能	USB 使能

位	位名称	功能
7	保留	保留位 - 必须设置为'0'。
6	STBYD	XCVR 功率控制。 '1' 将 XCVR 设置为低功耗。对于正常操作，将此位设置为 '0' 。如果位 6 = '1' 且位 '0' (USB 启用) = '0' ，则进入休眠模式。
5	SPSEL	速度选择。 '0' 选择全速。 '1' 选择低速（也请参见第 20 页的表 33）。
4	J-K Force State	J-K1 和 J-K0 强制状态控制位用于生成各种 USB 总线条件。 强制 K 状态用于外围设备远程唤醒、恢复和其他模式。这两个位在上电时被设置为 0，功能请参见第 11 页的表 12。
3	USB Engine Reset	
2	DMA Dir	DMA 传输方向。对于从 CD9001A 进行的 DMA 读取周期，设置为 '1' 。对于 DMA 写入周期，设置为 '0' 。
1	DMA Enable	当等于 '1' 时启用 DMA 操作。禁用 = '0' 。当写入 DMA 计数高位时，启动 DMA。
0	USB Enable	传输的总启用。 '1' 启用， '0' 禁用。将此位设置为 '1' 以启用 USB 通信。默认上电状态= '0' 。

JK-Force State	USB Engine Reset	功能
0	0	正常工作模式
0	1	Force SE0, D+和 D-被设置为低电平
1	0	Force K 状态, D-设置为高电平, D+

		设置为低电平
1	1	Force J 状态, D+ 设置为高电平, D- 设置为低电平

中断启用寄存器, 地址 [06h]。CD9001A 提供一个由多种条件激活的中断请求输出。中断启用寄存器允许用户选择生成中断请求输出声明的事件。为了确定触发中断的条件, 需要读取一个单独的中断状态寄存器 (参见第 0Dh 节中中断状态寄存器的描述)。当一个位被设置为 ‘1’ 时, 相应的中断被启用。在中断启用寄存器中设置一个位不会影响中断状态寄存器的值; 它只是决定哪些中断会在 INTRQ 上输出。

表 29. 中断启用寄存器 [地址: 06h]

7	6	5	4	3	2	1	0
DMA 状态	USB Reset	SOF Received	DMA Done	Endpoint 3 Done	Endpoint 2 Done	Endpoint 1 Done	Endpoint 0 Done

7	DMA 状态	当等于 ‘1’ 时, 表示 DMA 传输正在进行中。当等于 ‘0’ 时, 表示 DMA 传输已完成。
6	USB Reset	当= ‘1’ 时, 启用收到的 USB 重置中断。
5	SOF Received	当= ‘1’ 时, 启用收到的 SOF 中断。
4	DMA Done	当= ‘1’ 时, 启用 DMA 完成中断。
3	Endpoint 3 Done	当= ‘1’ 时, 启用端点 3 完成中断。
2	Endpoint 2 Done	当= ‘1’ 时, 启用端点 2 完成中断。
1	Endpoint 1 Done	当= ‘1’ 时, 启用端点 1 完成中断。
0	Endpoint 0 Done	当= ‘1’ 时, 启用端点 0 完成中断。

USB 地址寄存器, 地址 [07h]

此寄存器包含在配置过程中由 USB 主机分配后的 USB 设备地址。在上电或重置时, USB 地址寄存器被设置为地址 00h。在 USB 配置和地址分配后, 设备只识别指向 USB 地址寄存器中所含地址的 USB 事务。

表 30. USB 地址寄存器 [地址 07h]

7	6	5	4	3	2	1	0
USBADD7	USBADD6	USBADD5	USBADD4	USBADD3	USBADD2	USBADD1	USBADD0

中断状态寄存器, 地址 [0Dh]

这个读写寄存器在读取时作为中断状态寄存器, 在写入时作为中断清除寄存器。要清除一个中断, 请将适当的位设置为 ‘1’ 并写入该寄存器。写入 ‘0’ 对状态无影响。

表 31. 中断状态寄存器 [地址 0Dh]

7	6	5	4	3	2	1	0
DMA Status	USB Reset	SOF Received	DMA Done	Endpoint 3 Done	Endpoint 2 Done	Endpoint 1 Done	Endpoint 0 Done

位	位名称	功能
7	DMA 状态	当等于 '1' 时, 表示 DMA 传输正在进行中。当等于 '0' 时, 表示 DMA 传输已完成。
6	USB Reset	当= '1' 时, 启用收到的 USB 重置中断。
5	SOF Received	当= '1' 时, 启用收到的 SOF 中断。
4	DMA Done	当= '1' 时, 启用 DMA 完成中断。
3	Endpoint 3 Done	当= '1' 时, 启用端点 3 完成中断。
2	Endpoint 2 Done	当= '1' 时, 启用端点 2 完成中断。
1	Endpoint 1 Done	当= '1' 时, 启用端点 1 完成中断。
0	Endpoint 0 Done	当= '1' 时, 启用端点 0 完成中断。

当前数据集寄存器, 地址[0Eh]。此寄存器指示每个端点当前选择的数据集。

表 32. 当前数据集寄存器 [地址 0Eh]

7	6	5	4	3	2	1	0
保留				Endpoint 3	Endpoint 2	Endpoint 1	Endpoint 0

位	位名称	功能
7-4	保留	不适用
3	Endpoint 3	端点 3a=0, 端点 3b=1。
2	Endpoint 2	端点 2a=0, 端点 2b=1。
1	Endpoint 1	端点 1a=0, 端点 1b=1。
0	Endpoint 0	端点 0a=0, 端点 0b=1。

控制寄存器 2, 地址[0Fh]。

控制寄存器 2 用于控制设备是配置为主设备还是从设备。它可以改变 Data+和 Data-引脚的极性, 以适应全速和低速操作。

表 33. 控制寄存器 2 [地址 0Fh]

7	6	5	4	3	2	1	0
CD9001A Master/Slave	CD9001A D+/D- Data	保留					

selection	Polarity Swap	
-----------	---------------	--

位	位名称	功能
7	CD9001A 主/从选项	主=1; 从=0;
6	CD9001A D+/D-数据极性交换	“1” =改变极性 (低速) “0” =极性不变 (全速)
5-0	保留	NA

SOF 低寄存器，地址[15h]。

只读寄存器，包含帧编号的 7 个低位，位于位 7:1。位 0 未定义。当接收到 SOF 数据包时更新此寄存器。不要向此寄存器写入。

SOF 高寄存器，地址[16h]。

只读寄存器，包含帧编号的 4 个低位，位于位 7:4。位 3:0 未定义，用户读取时应屏蔽这些位。当接收到 SOF 数据包时更新此寄存器。用户不应向此寄存器写入。

DMA 总计数低寄存器，地址[35h]。

DMA 总计数低寄存器包含 DMA 计数的低 8 位。DMA 总计数是从外围设备到 CD9001A 之间要传输的总字节数。计数有时可能需要多达 16 位，因此计数在两个寄存器中表示：总计数低和总计数高。EP3 仅支持 DMA 操作。

DMA 总计数高寄存器，地址[36h]。

DMA 总计数高寄存器包含 DMA 计数的高 8 位。写入此寄存器时，如果控制寄存器 1 中设置了 DMA 启用位，则启用 DMA。用户应始终先写入低计数寄存器，然后写入高计数寄存器，即使高计数为 00h。

物理连接

这些部件采用 48 引脚 TQFP 封装。48 引脚 TQFP 封装即为 CD9001A。

引脚分配及描述

48 引脚 TQFP 引脚布局

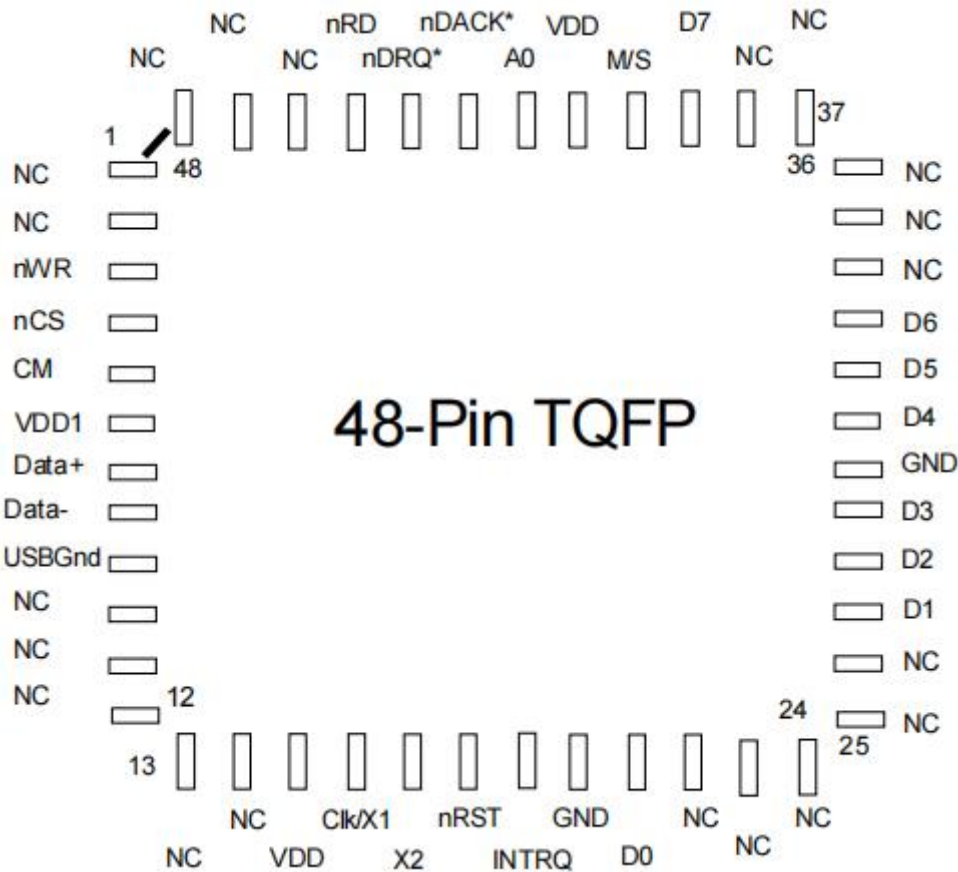


图 4. 48 引脚 TQFP USB 主/从控制器引脚布局

*参见表 34, 了解主机模式下引脚 43 和 44 的引脚与信号描述。下图展示了一个简单的+3.3V 电压源。

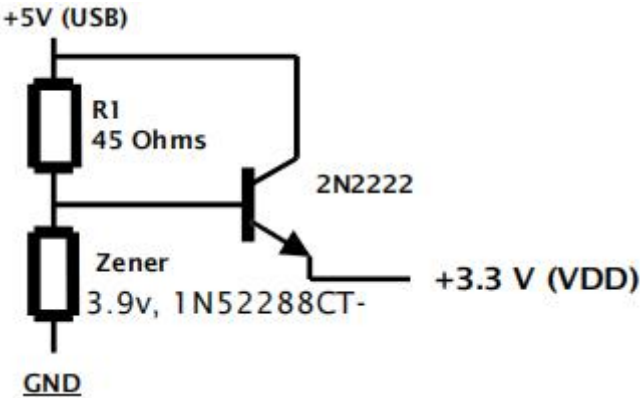


图 5. 示例 VDD 发生器

注意： NC。表示无连接。NC 引脚必须保持不连接状态。

USB 主机控制器引脚描述

CD9001A 采用 48 引脚 TQFP 封装。这些设备需要 3.3VDC 电源和一个外部的 12 或 48MHz 晶体或时钟。

表 34. 引脚及信号描述

引脚编号	引脚类型	引脚名称	引脚描述
1	NC	NC	无连接
2	NC	NC	无连接
3	输入	nWR	写入选通输入。与 nCS 配合使用的低电平有效输入，用于向寄存/数据存储器写入。
4	输入	nCS	写入选通输入。与 nCS 配合使用的低电平有效输入，用于向寄存器/数据存储器写入。
5	输入	CM	时钟倍频。选择 12 MHz/48 MHz 时钟源。
6	VDD1	+3.3V DC	USB 收发器的电源。VDD1 可以连接到 VDD。
7	BIDIR	DATA+	USB 差分数据信号高侧。
8	BIDIR	DATA-	USB 差分数据信号低侧。
9	GND	USB GND	USB 的接地连接。
10	NC	NC	无连接
11	NC	NC	无连接
12	NC	NC	无连接
13	NC	NC	无连接
14	NC	NC	无连接
15	VDD	+3.3V DC	设备 VDD 电源
16	输入	CLK/X1	时钟或外部晶体 X1 连接。X1/X2 时钟需要外部 12 或 48MHz 匹配晶体或时钟源。
17	输出	X2	外部晶体 X2 连接。
18	输入	nRST	设备低电平有效复位输入。
19	输出	INTRQ	向外部控制器输出的高电平有效中断请求。
20	GND	GND	设备接地。
21	BIDIR	D0	数据 0。微处理器数据/地址总线。
22	NC	NC	无连接
23	NC	NC	无连接
24	NC	NC	无连接
25	NC	NC	无连接
26	NC	NC	无连接
27	BIDIR	D1	数据 1。微处理器数据/地址总线。

28	BIDIR	D2	数据 2。微处理器数据/地址总线。
29	BIDIR	D3	数据 3。微处理器数据/地址总线。
30	GND	GND	设备接地。
31	BIDIR	D4	数据 4。微处理器数据/地址总线。
32	BIDIR	D5	数据 5。微处理器数据/地址总线。
33	BIDIR	D6	数据 6。微处理器数据/地址总线。
34	NC	NC	无连接
35	NC	NC	无连接
36	NC	NC	无连接
37	NC	NC	无连接
38	NC	NC	无连接
39	BIDIR	D7	数据 7。微处理器数据/地址总线。
40	输入	M/S	主/从模式选择。 '1' 选择从设备， '0' 表示主设备。
41	VDD	+3.3V DC	设备 VDD 电源。
42	输入	A0	A0 = '0'。选择地址指针寄存器 A0 = '1'。选择数据缓冲区或寄存器。
43	输入	nDACK	DMA 确认。一个用于与外部 DMA 控制器接口的有效 LOW 输入。DMA 仅在从模式下启用。在主机模式下，该引脚应接高电平（逻辑 '1' ）。
44	输出	nDRQ	DMA 请求。一个与外部 DMA 控制器一起使用的主动 LOW 输出。nDRQ 和 nDACK 构成 DMA 数据传输的握手信号。在主机模式下，保持引脚不连接。
45	输入	nRD	读取选通输入。一个与 nCS 一起使用的主动低输入，用于读取寄存器/数据存储寄存器。
46	NC	NC	无连接
47	NC	NC	无连接
48	NC	NC	无连接

注意事项:

(1) 对于 12 MHz 的时钟源，CM 时钟倍增器引脚必须接高电平；对于 48 MHz 的时钟源，该引脚必须接地。

(2) VDD 可以从 USB 供电中获取。参见图 5。

(3) VDD 可以从 USB 供电中获取。图 5 展示了一种简单的方法来提供 3.3 V/30 mA 的电源。另一种选择是使用 Torex 半导体有限公司的 3.3 V SMD 稳压器（部件号 XC62HR3302MR）。

(4) A0 地址位用于在 I/O 映射或内存映射应用中访问地址寄存器或数据寄存器。

(5) 12 MHz 晶体的基本模式。

(6) CD9001A 可以使用 12 MHz 时钟源。

(7) ICC 测量包括在全速运行的 USB 收发器电流 (IUSB) 。

- (8) ICCsus1 在 12 MHz 时钟输入和内部 PLL 启用的情况下测量。暂停设置 - (USB 收发器和内部时钟禁用)。
- (9) ICCsus2 在外部时钟、PLL 禁用和暂停设置的情况下测量。为了确保绝对最小的电流消耗，确保设备的所有输入都处于静态逻辑电平。
- (10) 所有典型值均为 VDD = 3.3 V 和 TAMB= 25°C。
- (11) Z_{USBX} 阻抗值包括一个 24 欧姆±1%的外部电阻 (CD9001A 修订版 1.2 要求外部电阻值为 33 欧姆±1%)。

绝对最大额定值

本节列出了 CD9001A 的绝对最大额定值。超出最大额定值可能会缩短设备的使用寿命。用户指南未经过测试。

描述	条件
存储温度	-40 °C to 125 °C
任何引脚相对于地的电压	-0.3 V to 6.0 V
电源电压 (VDD)	4.0 V
电源电压 (VDD1)	4.0 V
引脚温度 (10 秒)	180°C

推荐工作条件

参数	最小值	典型值	最大值
电源电压, VDD	3.0V	3.3V	3.45V
电源电压, VDD1	3.0V	--	3.45V
工作温度	0°C	--	65°C
工作温度范围	0°C		65°C
平行共振频率		48MHz	
随温度的频率漂移			±50 ppm
调整的精确度			±30 ppm
串联电阻			100 Ohms
并联电容	3 pF		6 pF
负载电容		20 pF	
驱动电平	20μW		5mW
振动模式 第三泛音 ⁽⁵⁾			

外部时钟输入特性 (X1)

参数	最小值	典型值	最大值
时钟输入电压于 X1 (X2 开路)	1.5V		
时钟频率 ⁽⁶⁾		48MHz	

直流参数

参数	描述	最小值	典型值	最大值
V _{IL}	输入低电压	-0.3V		0.8V
V _{IH}	输入高电压(5 V Tolerant I/O)	2.0V		6.0V
V _{OL}	输出电压低 (IOL = 4 mA)			0.4V
V _{OH}	输出电压高 (IOL = -4 mA)	2.4V		
I _{OH}	输出电流高	4mA		
I _{OL}	输出电流低	4mA		
I _{LL}	输入漏电流			±1μA
C _{IN}	输入电容			10pF
I _{CC} ⁽⁷⁾	USB 在全速 (FS) 下的电源电流 (VDD)		21mA	25mA
I _{CCSUS1} ⁽⁸⁾	在时钟和 PLL 使能的悬挂状态下的电源电流 (VDD)		4.2mA	5mA
I _{CCSUS2} ⁽⁹⁾	在没有时钟和 PLL 的悬挂状态下的电源电流 (VDD)		50μA	60μA
I _{USB}	电源电流 (VDD1)			10mA
I _{USBSUS}	收发器在悬挂状态下的电源电流			10μA

USB 主机收发特性

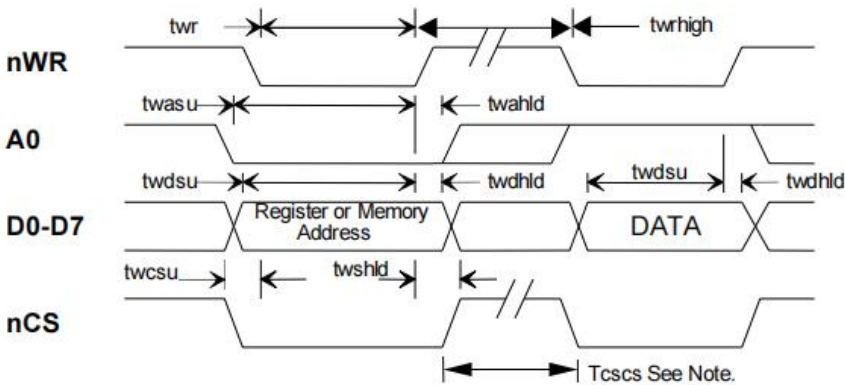
参数	描述	最小值	典型值	最大值
V _{IHYS}	微分输入灵敏度 (数据+, 数据-)	0.2V	--	200mV
V _{USBIH}	USB 输入电压高驱动	2.0V	--	--
V _{USBIL}	USB 输入低电压	0.8V	--	--
V _{USBOH}	USB 输出高电压	2.0V	--	--
V _{USBOL}	USB 输出低电压	0.0V	--	0.3V
Z _{USBH} ⁽¹¹⁾	高状态输出阻抗	36Ω	--	42Ω
Z _{USBL} ⁽¹¹⁾	低状态输出阻抗	36Ω	--	42Ω
I _{USB}	收发器电源峰峰值电流 (3.3 V)	--	--	10 mA

				(在全速下)
--	--	--	--	--------

每个 VDD 引脚，包括 USB VDD，都必须有一个去耦电容，以确保在芯片输入点（引脚）本身的 VDD 干净（无高频噪声）。实现这一点的最佳方法是将一个陶瓷电容（0.1 μ F，6 V）连接在引脚本身和一个良好的接地之间。尽量保持电容引线尽可能短。使用具有最短走线的表贴电容（强烈建议使用地平面）。

总线接口时序

I/O Write Cycle

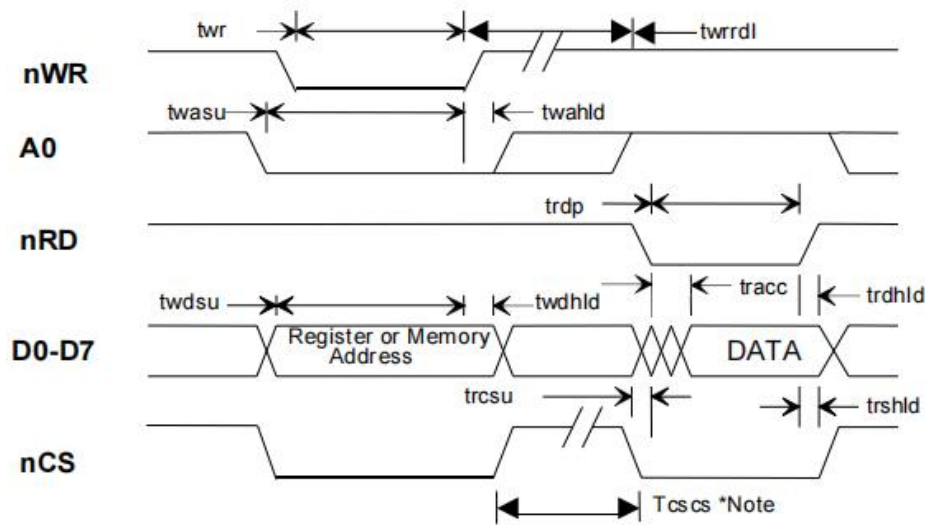


I/O 写周期到寄存器或内存缓冲区

参数	描述	最小值	典型值	最大值
t _{WR}	写脉冲宽度	85ns	--	--
t _{WCSU}	芯片选择设置到 nWR 低电平	0ns	--	--
t _{WSHLD}	芯片选择保持时间 在 nWR 高电平后	0ns	--	--
t _{WASU}	A0 地址设置时间	85ns	--	--
t _{WAHLD}	A0 地址保持时间	10ns	--	--
t _{WDSU}	数据到写高设置时间	85ns	--	--
t _{WDHLD}	写高后数据保持时间	5ns	--	--
t _{CSCS}	nCS 非活动到 nCS*断言	85ns	--	--
t _{WRHIGH}	NWR 高电平	85ns	--	--

注意：只要循环 nWR, nCS 可以保持低电平用于多个写周期。自动增量模式写入的写周期时间最小为 170 纳秒。

I/O 读周期

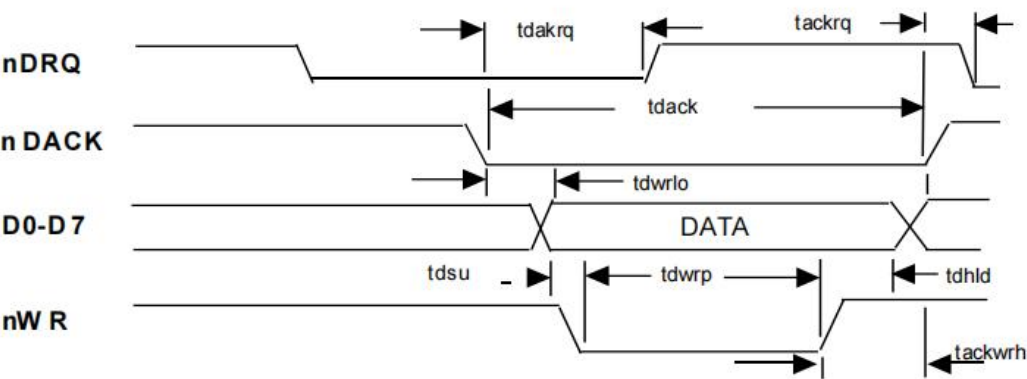


来自寄存器或内存缓冲区的 I/O 读周期

参数	描述	最小值	典型值	最大值
t _{WR}	写脉冲宽度	85ns	--	--
t _{RD}	读脉冲宽度	85ns	--	--
t _{WCSU}	芯片选择保持时间 在 nWR 高电平后	0ns	--	--
t _{WASU}	A0 地址设置时间	85ns	--	--
t _{WAHLD}	A0 地址保持时间	10ns	--	--
t _{WDSU}	数据到写高设置时间	85ns	--	--
t _{WDHLD}	写高后数据保持时间	5ns	--	--
t _{RACC}	读低后数据有效	25ns	--	--
t _{RDHLD}	读高后数据保持	40ns	--	--
t _{RCSU}	芯片选择低到读低	0ns	--	--
t _{RSHLD}	读高后 NCS 保持	0ns	--	--
t _{CSCS}	nCS 非活动到 nCS *断言	85ns	--	--
t _{WRRDL}	nWR 高到 nRD 低	85ns	--	--

注意：只要循环 nRD, nCS 可以在多个读周期中保持低电平。自动增量模式读取的读周期时间最小为 170 纳秒。

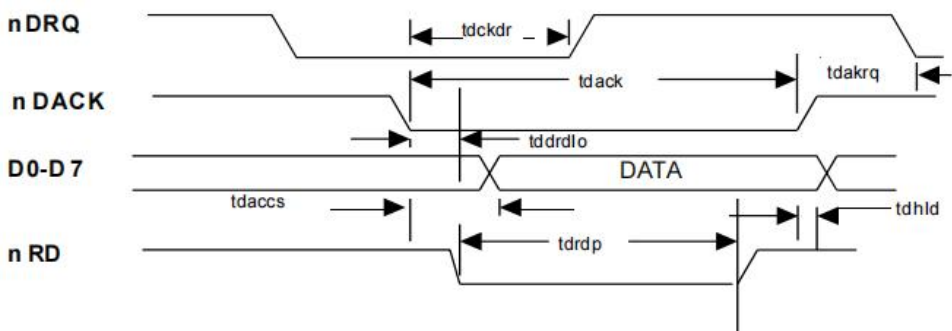
DMA 写周期



参数	描述	最小值	典型值	最大值
t _{DACK}	nDACK 低	80ns	--	--
t _{DWRLO}	nDACK 到 nWR 低延迟	5ns	--	--
t _{DAKRQ}	nDACK 低到 nDRQ 高延迟	5ns	--	--
t _{DWRP}	nWR 脉冲宽度	65ns	--	--
t _{DHLD}	nWR 高后数据保持	5ns	--	--
t _{DSU}	数据设置到 nWR 选通低	60ns	--	--
t _{ACKRQ}	nDACK 高到 nDRQ 低	5ns	--	--
t _{ACKWRH}	nDACK 高到 nDRQ 低	5ns	--	--
t _{WRCYCLE}	DMA 写周期时间	150ns	--	--

注意：为了使 nDRQ 清除，nWR 必须在 NDACK 变低后变低。如果未按要求实现此序列，则不会插入下一个 nDRQ。

DMA 读周期

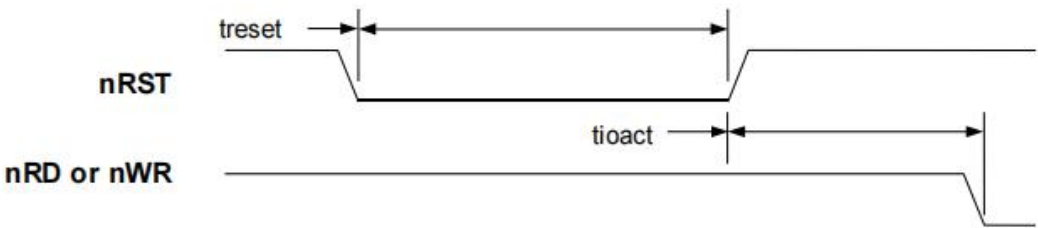


参数	描述	最小值	典型值	最大值
t _{DACK}	nDACK 低	100ns	--	--
t _{DDRDLO}	nDACK 到 nWR 低延迟	0ns	--	--
t _{DCKDR}	nDACK 低到 nDRQ 高延迟	5ns	--	--

t_{DRDP}	nRD 脉冲宽度	90ns	--	--
t_{DHLD}	nDACK 高后数据保持	5ns	--	--
t_{DDACCS}	从 nDACK 低数据访问	85ns	--	--
t_{DRDACK}	nRD 高到 NDACK 高	0ns	--	--
t_{DAKRQ}	nDACK 高后 nDRQ 低	5ns	--	--
$t_{RDCYCLE}$	DMA 读周期时间	150ns	--	--

注意：无论 nREAD 的状态如何，数据都会保持到 NDACK 变高。

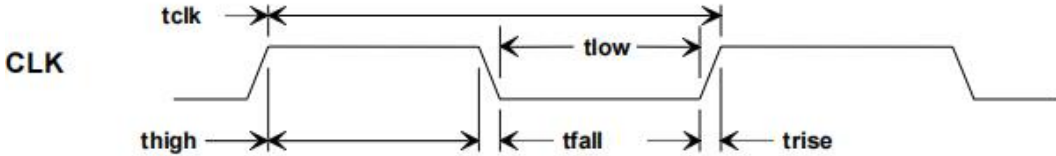
Reset Timing



参数	描述	最小值	典型值	最大值
t_{RESET}	nRST 脉冲宽度	16 个时钟	--	--
t_{IOACT}	从 nRst 高到 nRD 或 nWR 激活	16 个时钟	--	--

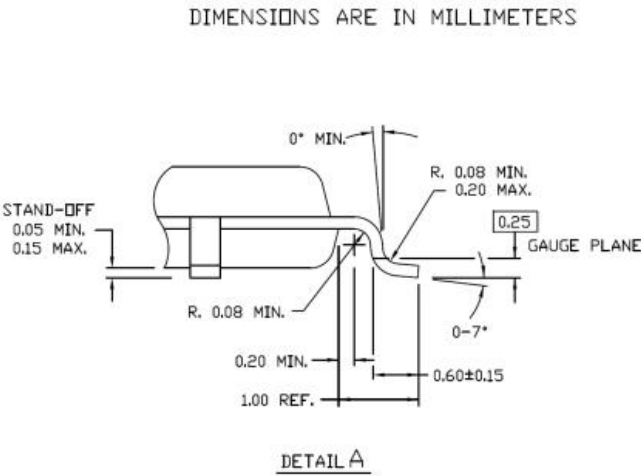
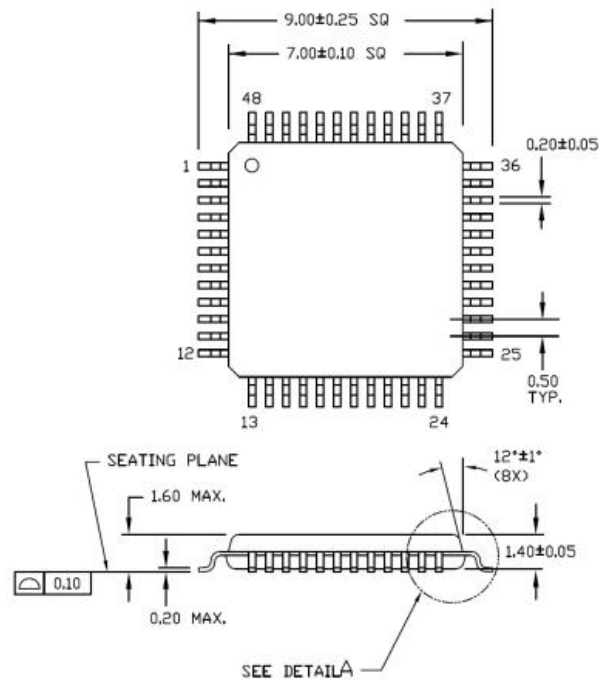
注意：时钟标称值为 48 MHz。

Clock Timing Specifications



参数	描述	最小值	典型值	最大值
t_{CLK}	时钟周期 (48MHz)	20ns	20.8ns	--
t_{HIGH}	高时钟时间	9ns	--	11ns
t_{LOW}	低时钟时间	9ns	--	11ns
t_{RISE}	时钟上升时间	--	--	5.0ns
t_{FALL}	时钟下降时间	--	--	5.0ns
	时钟占空比	45%	--	55%

封装外形及尺寸



包装/订购信息

产品型号	温度范围	产品封装	运输及包装数量
CD9001A-48AG	-40°C~85°C	TQFP-48	托盘, 1000

修订日志

版本	修订日期	变更内容	变更原因	制作	审核	备注
V1.0	2025.6.9	初版生成	常规更新	WW	LYL	