



CDG714_CDG715

串行控制、八通道单刀单掷开关

版本：Rev 1.0.0 日期：2025-6-18

产品特性

- SPI/QSPI/MICROWIRE 兼容接 (CDG714)
- CDG715:I2C 兼容接口 (CDG715)
- 2.7V 至 5.5V 单电源
- ± 2.5 V 双电源
- 2.5Ω 接通电阻
- 0.6Ω 电阻平坦度
- 0.1 nA 泄漏电流
- Octal SPST
- 上电复位
- 快速切换时间
- TTL/CMOS 兼容
- TSSOP-24 封装

产品应用

- 数据采集系统
- 通信系统
- 继电器更换
- 音频和视频切换

产品描述

CDG714/CDG715 是互补金属氧化物半导体 (CMOS) 器件, 包含八通道单刀单掷 (SPST) 开关, 可通过两线制或三线制串行接口控制。这些开关间的导通电阻匹配紧密, 并且在整个信号范围内保持平坦。每个开关在两个方向上的导通性能一致, 输入信号范围可扩展至电源电压。数据以 8 位的形式写入这些设备, 每位对应一个通道。

CDG714 采用与 SPI、QSPI™、MICROWIRE™接口标准及多数数字信号处 (DSP) 接口标准兼容的三线制串行接口。移位寄存器的输出 DOUT 允许多个此类设备串联连接。CDG715 则采用与 I²C 接口标准兼容的二线制串行接口。

CDG715 具有四个硬件地址, 可由两个外部地址引脚 (A0 和 A1) 选择, 这两个引脚允许用户设置 7 位从机地址的最低两位。最多可以有四个这样的设备连接到总线上。这些设备上电时, 所有开关均处于关闭状态, 内部寄存器全为零。低功耗以及 2.7V 至 5.5V 的操作电压范围使这些设备非常适合多种应用场合。

这些设备也可由 ± 2.5 V 的双电源供电。CDG714 和 CDG715 均采用 24 引脚 TSSOP 封装。

目录

产品特性	- 1 -
产品应用	- 1 -
产品描述	- 1 -
引脚分配	- 3 -
功能框图	- 5 -
绝对最大额定值	- 5 -
电气特性	- 6 -
测试电路	- 10 -
封装外形及尺寸	- 12 -
包装/订购信息	- 13 -
修订日志	- 14 -

产品优势

- 1.2 线或 3 线串行接口。
- 2.单电源/双电源操作。CDG714 和 CDG715 采用 3 V、5 V 和±2.5 V 电源导轨进行了全面的规范化和保证。
- 3.导通电阻低，通常为 2.5Ω。
- 4.低泄漏。
- 5.上电复位。
- 6.CDG714 和 CDG715 采用 TSSOP-24 封装。

引脚分配

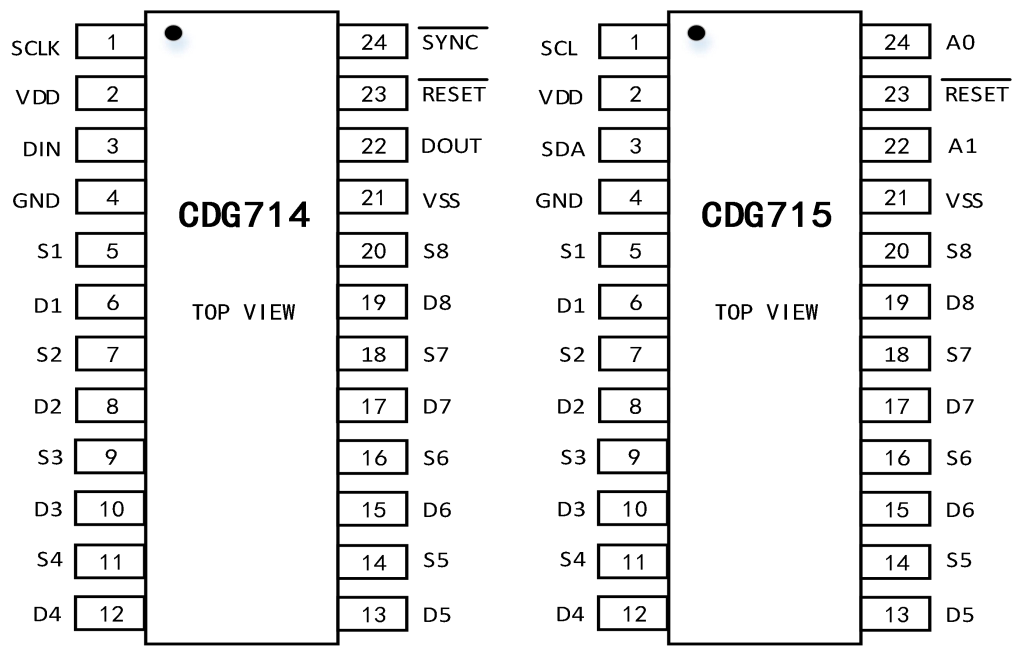


图 1. TSSOP24 引脚分配

引脚描述

CDG714

引脚编号.	引脚名称	描述
1	SCLK	串行时钟输入。数据在串行时钟输入的下降沿被锁定到输入移位寄存器中。支持高达 30 MHz 的串行输入速率。
2	V _{DD}	电源
3	DIN	串行数据输入。数据在串行时钟输入的下降沿被送入 8 位输入寄存器中。
4	GND	地
5,7,9,11,14,16,18,20	Sx	源级端。这些引脚可以是输入或输出。
6,8,10,12,13,15,17,19	Dx	漏级端。这些引脚可以是输入或输出。
21	V _{SS}	负模拟电源电压。对于单电源操作，将此引脚接地。
22	DOUT	串行数据输出。此引脚允许多个设备串联连接。数据在 SCLK 的上升沿时从输入移位寄存器中输出。DOUT 是一个开漏输出，需要外部上拉电阻连接到电源。
23	RESET	低电平有效的控制输入。此引脚用于清空输入寄存器并将所有开关置于关闭状态。
24	SYNC	低电平有效的控制输入。此引脚是输入数据的帧同步信号。当 SYNC 变为低电平时，此引脚为 SCLK（串行时钟）和 DIN（数据输入）缓冲器供电，并使输入移位寄存器生效。数据在随后的时钟周期下降沿被传输。将 SYNC 置高则更新开关状态。

CDG715

引脚编号.	引脚名称	描述
1	SCL	串行时钟线。此引脚与 SDA 线结合使用，将数据时钟输入到 8 位输入移位寄存器中。通过此 2 线串行接口可支持高达 400kbps 的时钟速率。
2	VDD	电源
3	SDA	串行数据线。此引脚在写入周期与 SCL 线配合使用，用于将数据时钟输入到 8 位输入移位寄存器中；在读取周期中，用于读回一个字节的数据。SDA 是一条双向开漏数据线，需要外部上拉电阻连接到电源。
4	GND	地
5,7,9,11,14,16,18,20	Sx	源级端。这些引脚可以是输入或输出。
6,8,10,12,13,15,17,19	Dx	漏级端。这些引脚可以是输入或输出。

21	VSS	负模拟电源电压。对于单电源操作，将此引脚接地。
22	A1	地址输入。此引脚设置 7 位从机地址的第二个最低有效位（LSB）。
23	RESET	低电平有效控制输入。此引脚用于清空输入寄存器，并将所有开关置于关闭状态。
24	A0	地址输入。此引脚设置 7 位从机地址的最低有效位（LSB）。

功能框图

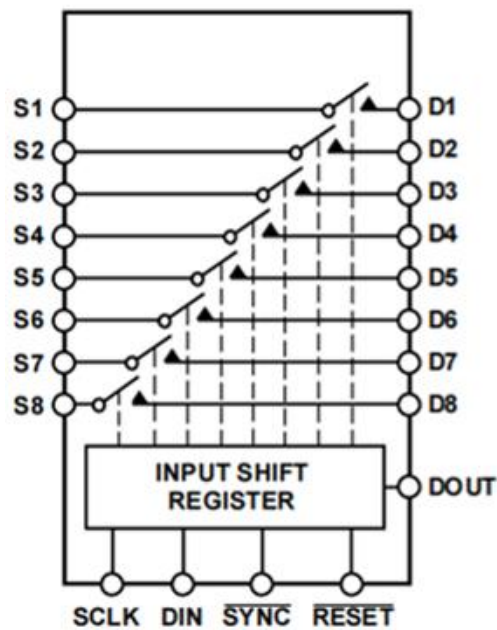


图 2. CDG714

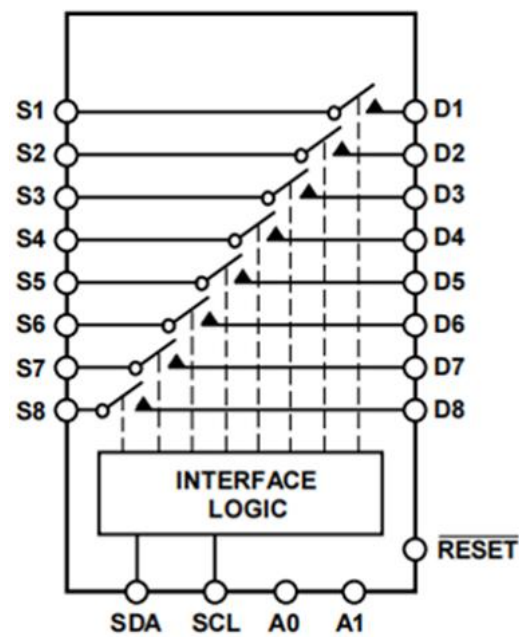


图 3. CDG715

绝对最大额定值

参数	额定值
V _{DD} to GND	-0.3 V 至 +6 V
模拟信号输入1	-0.3 V 至 V _{DD} + 0.3 V 或 30 mA, 以先发生为主
漏电流, S 或 D	100 mA
持续电流, S 或 D	30mA
工作温度范围	-40°C 至 +85°C
储存温度范围	-65°C 至 +150°C
结温	150°C
引脚温度, 焊接, 10 sec)	300°C
ESD	2kV

电气特性

除非另有说明，VDD=+5 V±10%，GND=0 V。测试温度为-40℃至+85℃。

参数	+25°C			-40° C to +85° C			测试条件	单位
	最小值	典型值	最大值	最小值	典型值	最大值		
模拟开关								
模拟信号范围				0V 至 V _{DD}				V
导通电阻 (Ron)	--	2.5	4.5	--	--	5	V _S =0V to V _{DD} , I _S =10mA; 见图 6	Ω
通道间导通电阻(ΔRon)	--	--	--	--	0.4	0.8	V _S =0 V 至 V _{DD} , I _S =10mA	Ω
电阻平坦度(RFLAT (ON))	--	0.6	--	--	--	1.2	V _S =0 V 至 V _{DD} , I _S =10mA	Ω
漏电流 V_{DD}=+5.5V								
源关闭漏电流, I _S (Off)	--	±0.01	±0.1	--	--	±0.3	V _S =1V/4.5V, V _D =4.5V/1V;见图 8	nA
漏电流, I _D (Off)	--	±0.01	±0.1	--	--	±0.3	V _S =1V/4.5V, V _D =4.5V/1V;见图 8	nA
通道漏电流, I _D , I _S (On)	--	±0.01	±0.1	--	--	±0.3	V _S =V _D =1V, or 4.5V;见图 7	nA
数字输入								
输入高压, VINH				2.4	--	--		V
输入低压, VINL				--	--	0.8		V
输入电流 IINL or IINH	--	0.005	--	--	--	±0.1	V _{IN} =V _{INL} 或 V _{INH}	μA
数字输入电容, C _{IN}	--	3	--	--	--	--		pF
数字输出, CDG714,DOUT								
低输出电压, V _{OL}	--	--	--	--	--	0.4	I _{SINK} = 6 mA	V
数字输出电容, C _{OUT}	--	4	--	--	--	--		pF
数字输入, SCL, SDA								
输入高电压, V _{INH}	--	--	--	0.7*V _{DD}		V _{DD} +0.3	V _{IN} = 0 V 至 V _{DD}	
输入低电压, V _{INL}	--	--	--	-0.3		0.3*V _{DD}		
输入漏电流, I _{IN}	--	0.005	--	--	--	--		

		V						
输入迟滞, V_{HYST}	0.05* VDD	--	--	--	--	--		
输入电容, C_{IN}	--	6	--	--	--	--		
动态特性								
$t_{on}(CDG714)$	--	20	--	--	--	32	$R_L=300\Omega, C_L=35pF, V_S=3V$	ns
$t_{on}(CDG715)$	--	95	--	--	--	140	$R_L=300\Omega, C_L=35pF, V_S=3V$	ns
$t_{OFF}(CDG714)$	--	8	--	--	--	15	$R_L=300\Omega, C_L=35pF, V_S=3V$	ns
$t_{OFF}(CDG715)$	--	85	--	--	--	130	$R_L=300\Omega, C_L=35pF, V_S=3V$	ns
接通前断开延时, t_D	--	8	--	1	--	--	$R_L=30\Omega, C_L=35pF, V_S=3V;$	ns
注入电荷	--	± 3	--				$V_S=2V; R_S=0\Omega, C_L=1nF;$	pC
关闭隔离	--	-60	--				$R_L=50\Omega, C_L=5pF,$ $f=10MHz$	dB
	--	-80	--				$R_L=50\Omega, C_L=5pF,$ $f=1MHz$	dB
频道间串扰	--	-70	--				$R_L=50\Omega, C_L=5pF,$ $f=10MHz;$	dB
	--	-90	--				$R_L=50\Omega, C_L=5pF,$ $f=1MHz;$	dB
-3dB 带宽	--	155	--				$R_L=50\Omega, C_L=5pF;$	MHz
插入损耗	--	-0.3	--					
C_S	--	11	--					pF
C_D	--	11	--					pF
$C_D, C_S (On)$	--	22	--					pF
电源								
I_{DD}	--	10	--	--	--	20	$V_{DD}=+5.5V,$ 数字输入 $=0V$ 或 $5V$	μA

除非另有说明, $V_{DD}=+3\text{ V}\pm 10\%$, $GND=0\text{ V}$ 。测试温度为 -40°C 至 $+85^{\circ}\text{C}$ 。

参数	+25°C			-40° C to +85° C			测试条件	单位
	最小值	典型值	最大值	最小值	典型值	最大值		
模拟开关								
模拟输入范围				0V to V _{DD}				V
导通电阻 (Ron)	--	6	11	--	--	12	V _S =0V to V _{DD} , I _S =10mA;See Figure 6	Ω
通道间导通电阻(ΔRon)	--	--	--	--	0.4	1.2	V _S =0 V to V _{DD} , I _S =10mA	Ω
电阻平坦度(RFLAT (ON))	--	--	--	--	3.5	--	V _S =0 V to V _{DD} , I _S =10mA	Ω
漏电流 V_{DD}=+3.3V								
源关闭漏电流, I _S (Off)	--	±0.01	±0.1	--	--	±0.3	V _S =1V/3V, V _D =3V/1V;See Figure 8	nA
漏电流, I _D (Off)	--	±0.01	±0.1	--	--	±0.3	V _S =1V/3V, V _D =3V/1V;See Figure 8	nA
通道漏电流, I _D , I _S (On)	--	±0.01	±0.1	--	--	±0.3	V _S =V _D =1V, or 3V;See Figure 7	nA
数字输入								
输入高压, VINH				2.0	--	--		V
输入低压, VINL				--	--	0.8		V
输入电流 IINL or IINH	--	0.005	--	--	--	±0.1	V _{IN} =V _{INL} or V _{INH}	μA
数字输入电容, C _{IN}	--	3	--	--	--	--		pF
数字输出, CDG714,DOUT								
低输出电压, V _{OL}	--	--	--	--	--	0.4	I _{SINK} = 6 mA	V
数字输出电容, C _{OUT}	--	4	--	--	--	--		pF
数字输入, SCL, SDA								
输入高电压, V _{INH}	--	--	--	0.7*V _{DD}		V _{DD} +0.3	V _{IN} = 0 V to V _{DD}	
输入低电压, V _{INL}	--	--	--	-0.3		0.3*V _{DD}		
输入漏电流, I _{IN}	--	0.005V	--	--	--	±1		

输入迟滞, V_{HYST}	0.05* V_{DD}	--	--	--	--	--		
输入电容, C_{IN}	--	6	--	--	--	--		
逻辑输出, (SDA)								
输出低电压, V_{OL}	--	--	--	--	--	0.4	$I_{SINK} = 3 \text{ mA}$	
	--	--	--	--	--	0.6	$I_{SINK} = 6 \text{ mA}$	
动态特性								
$t_{on}(CDG714)$	--	35	--	--	--	65	$R_L = 300 \Omega, C_L = 35 \text{ pF}, V_S = 3 \text{ V}$	ns
$t_{on}(CDG715)$	--	130	--	--	--	200	$R_L = 300 \Omega, C_L = 35 \text{ pF}, V_S = 3 \text{ V}$	ns
$t_{OFF}(CDG714)$	--	11	--	--	--	20	$R_L = 300 \Omega, C_L = 35 \text{ pF}, V_S = 3 \text{ V}$	ns
$t_{OFF}(CDG715)$	--	115	--	--	--	180	$R_L = 300 \Omega, C_L = 35 \text{ pF}, V_S = 3 \text{ V}$	ns
接通前断开延时, t_D	--	8	--	1	--	--	$R_L = 30 \Omega, C_L = 35 \text{ pF}, V_S = 3 \text{ V};$	ns
注入电荷	--	± 2	--				$V_S = 2 \text{ V}; R_S = 0 \Omega, C_L = 1 \text{ nF};$	pC
关闭隔离	--	-60	--				$R_L = 50 \Omega, C_L = 5 \text{ pF},$ $f = 10 \text{ MHz}$	dB
	--	-80	--				$R_L = 50 \Omega, C_L = 5 \text{ pF},$ $f = 1 \text{ MHz}$	dB
频道间串扰	--	-70	--				$R_L = 50 \Omega, C_L = 5 \text{ pF},$ $f = 10 \text{ MHz};$	dB
	--	-90	--				$R_L = 50 \Omega, C_L = 5 \text{ pF},$ $f = 1 \text{ MHz};$	dB
-3dB 带宽	--	155	--				$R_L = 50 \Omega, C_L = 5 \text{ pF};$	MHz
插入损耗	--	-0.4	--					
C_S	--	11	--					pF
C_D	--	11	--					pF
C_D, C_S (On)	--	22	--					pF
电源								
I_{DD}	--	10	--	--	--	20	$V_{DD} = +3.3 \text{ V}, \text{ Digital inputs} = 0 \text{ V or } 3.3 \text{ V}$	μA

典型特性

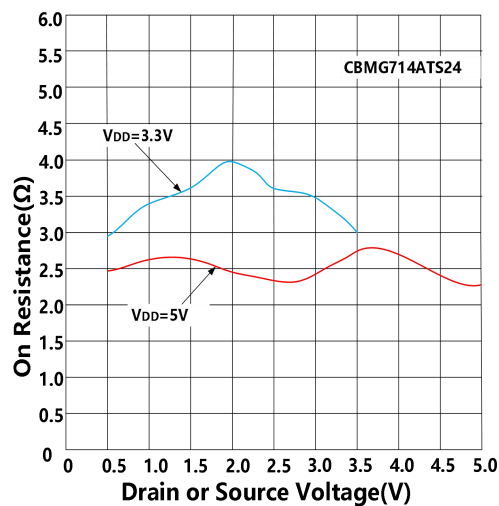


图 4.单电源下的导通电阻与 V_D (V_S) 的关系-(CDG714)

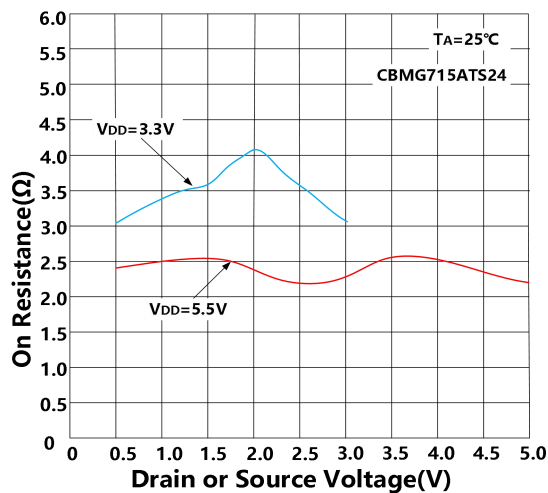
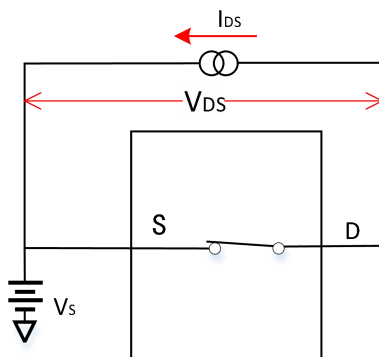


图 5.单电源下的导通电阻与 V_D (V_S) 的关系-(CDG715)

测试电路



$$R_{ON} = V_{DS} / I_{DS}$$

图 6. 导通电阻

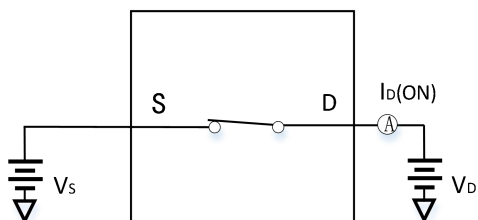


图 7. 导通漏电流

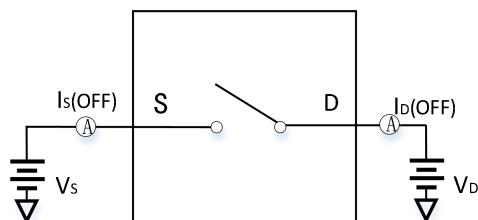


图 8. 关闭漏电流

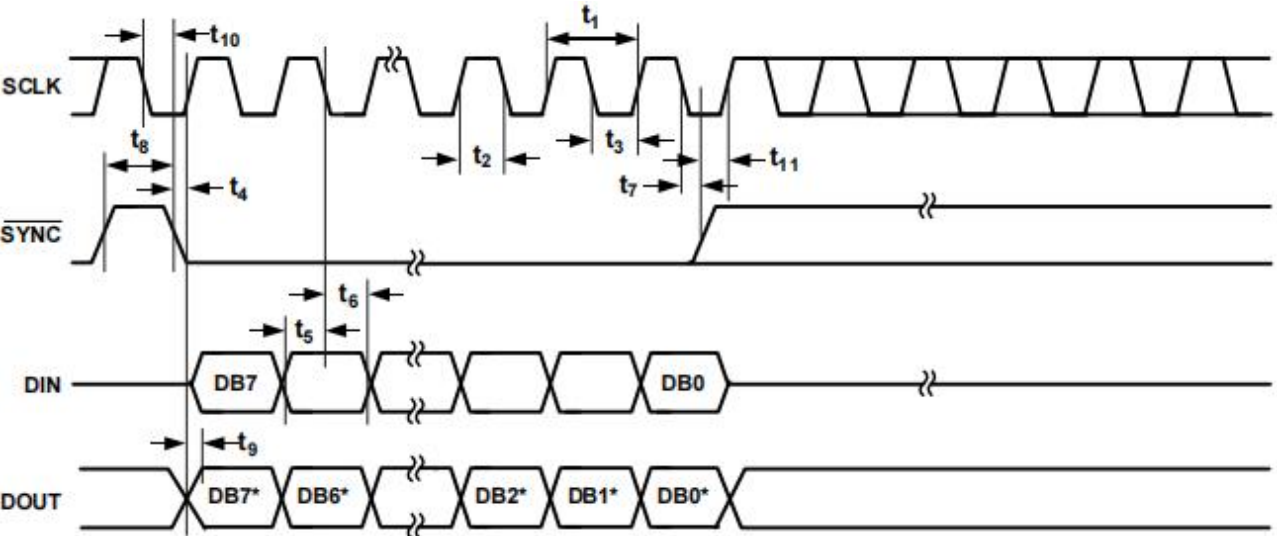


图 9. 三线串行接口时序图

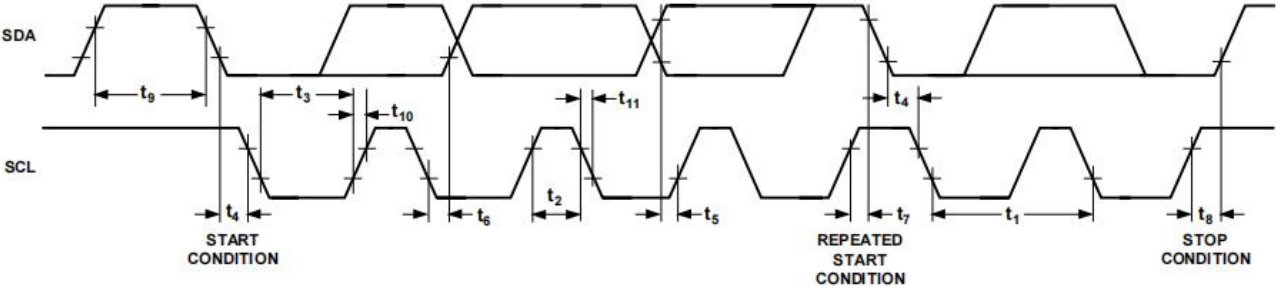


图 10. 2 线串行接口时序图

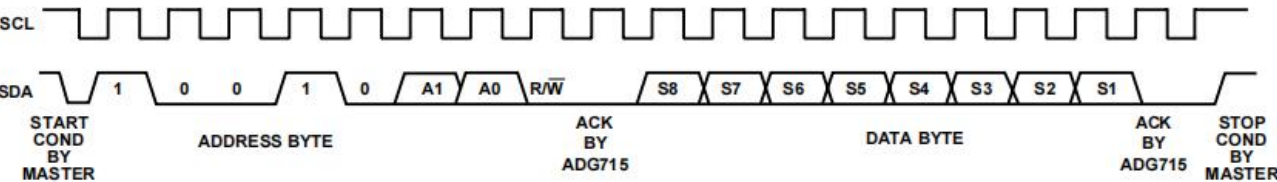


图 11. CDG715 写时序

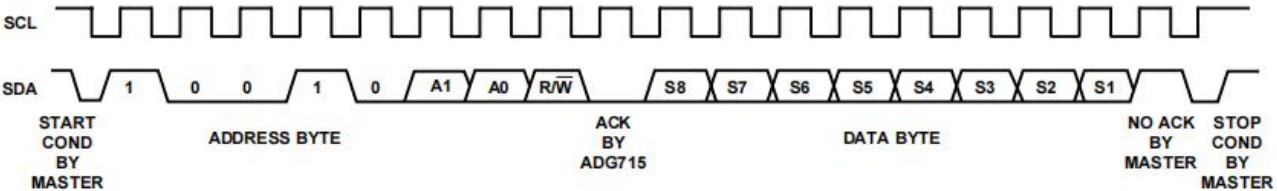


图 12. CDG715 读时序

封装外形及尺寸

TSSOP-24

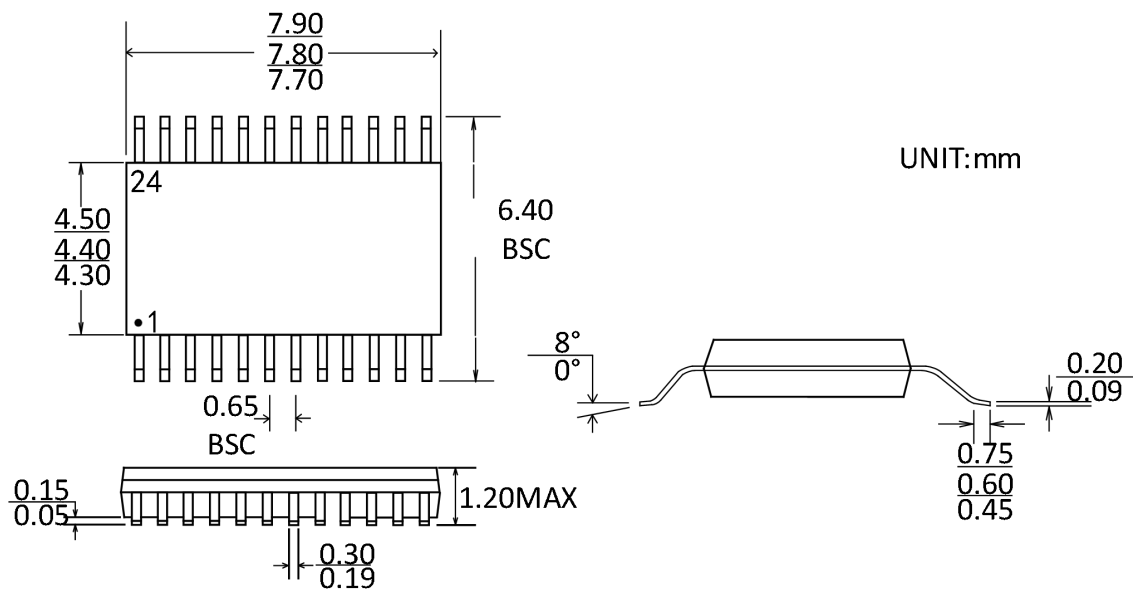


图 13 . TSSOP24 封装外形图

包装/订购信息

产品型号	温度范围	产品封装	运输及包装数量
CDG714ATS24	-40℃~85℃	TSSOP-24	编带和卷盘,每卷 3000
CDG715ATS24	-40℃~85℃	TSSOP-24	编带和卷盘,每卷 3000

修订日志

版本	修订日期	变更内容	变更原因	制作	审核	备注
V1.0	2025.6.18	初版生成	常规更新	WW	LYL	