



CDG728_CDG729

双线式串行控制、单路 8:1 矩阵开关

版本：Rev 1.0.0 日期：2025-6-18

产品特性

- 2 线串行接口
- 2.7V 至 5.5V 单电源
- 2.5Ω 导通电阻
- 0.75Ω 电阻平坦度
- 100pA 漏电流
- 单个 8 对 1 矩阵开关 CDG728
- 双 4 对 1 矩阵开关 CDG729
- 上电复位
- TSSOP-16 封装

产品应用

- 数据采集系统
- 通信系统
- 继电器更换
- 音频和视频切换

产品描述

CDG728 和 CDG729 是采用串行控制的两线接口的 CMOS 模拟矩阵开关。CDG728 是一个 8 通道矩阵开关，而 CDG729 则是双 4 通道矩阵开关。各开关之间的导通电阻匹配紧密，并且在整个信号范围内非常平坦。这些部件作为多路复用器、多路解复用器或开关阵列均能表现出色，输入信号范围可扩展至电源电压。

CDG728 和 CDG729 采用与 I2C™ 接口标准兼容的两线串行接口。两者均具有两个外部地址引脚 (A0 和 A1)，允许用户设置 7 位从机地址的最低两位。最多四个此类器件可以连接到同一总线上。CDG728 还有一个 RESET 引脚，如果不使用应将其置高。每个通道由一个 8 位字中的一个比特控制，这意味着这些器件可以用在多种不同的配置中；所有通道、任意通道或无通道可以在任一时刻导通。设备上电时，所有开关都将处于关闭状态，内部移位寄存器包含全零。所有通道都表现出先断后合的切换动作，从而在切换通道时防止瞬间短路。CDG728 和 CDG729 可提供 16 引脚 TSSOP 封装。

目录

产品特性

产品应用

产品描述

引脚分配

功能框图

绝对最大额定值

电气特性

测试电路

封装外形及尺寸

包装/订购信息

修订日志

- 1 -

- 1 -

- 1 -

- 3 -

- 4 -

- 5 -

- 5 -

- 10 -

- 11 -

- 12 -

- 13 -

产品优势

- 1.2 线串行接口。
- 2.单电源操作。CDG728 和 CDG729 是通过 3 V 和 5 V 电源导轨进行充分说明和保证。
- 3.低导通电阻 2.5Ω 典型值
- 4.开关的任何配置都可以在任何时候打开。
- 5.开关动作前保证断开。
- 6.TSSOP-16 封装。

引脚分配

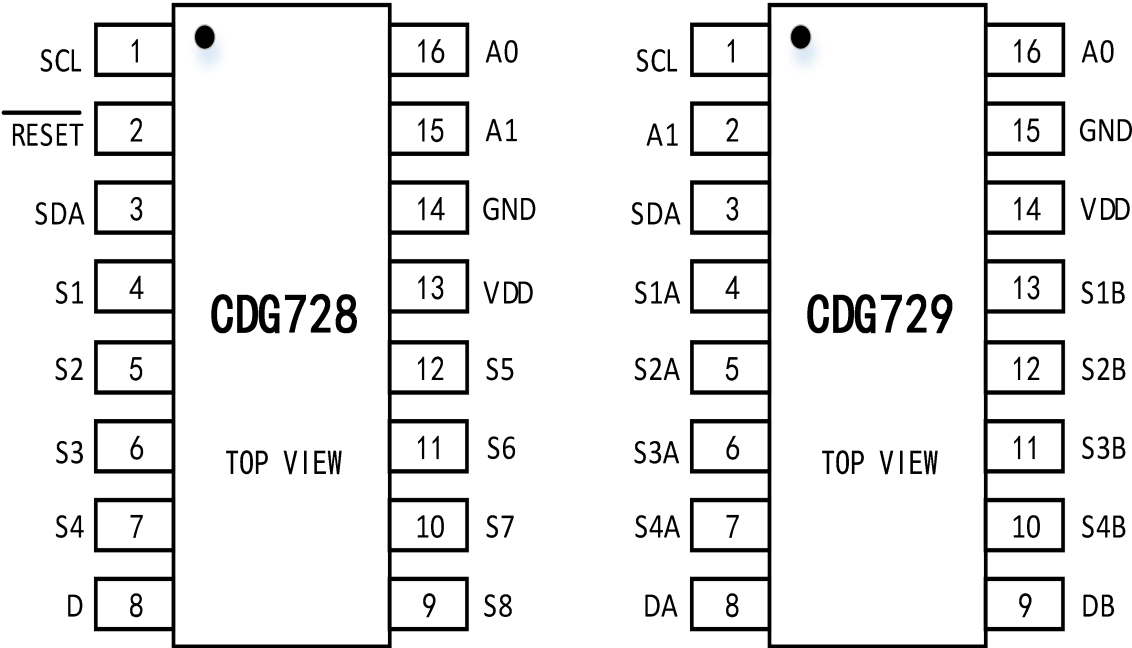


图 1. TSSOP16 引脚分配

引脚描述

CDG728/CDG729

CDG728	CDG729	引脚名称	描述
1	1	SCL	串行时钟线。它与 SDA 线结合使用，用于将数据时钟到 8 位输入移位寄存器中。该两线串行接口可支持高达 400 千比特每秒的时钟速率。
2		RESET	低电平有效的控制输入，用于清空输入寄存器并使所有开关处于关闭状态。
3	3	SDA	串行数据线。它与 SCL 线配合使用，在写入周期中将数据时钟到 8 位输入移位寄存器中，在读取周期中用于读回 1 字节的数据。这是一条双向开漏数据线，应通过外部上拉电阻连接到电源。
4,5,6,7	4,5,6,7	Sxx	源级端。这些引脚可以是输入或输出。
8	8,9	Dx	漏级端。这些引脚可以是输入或输出。
9,10,11,12	10,11,12,13	Sxx	源级端。这些引脚可以是输入或输出。
13	14	V _{DD}	电源输入。这些部件可以在 2.7 伏至 5.5 伏的电源电压下工作。
14	15	GND	地。
15	2	A1	地址输入。设置 7 位从机地址中第二位最低有效位（LSB）。
16	16	A0	地址输入。设置 7 位从机地址中最低位（最低有效位，LSB）。

功能框图

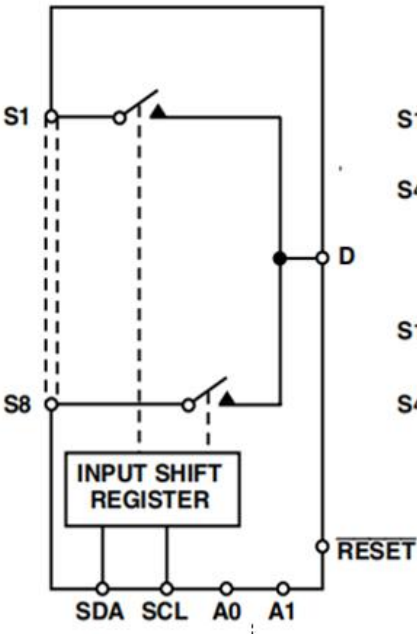


图 2. CDG728

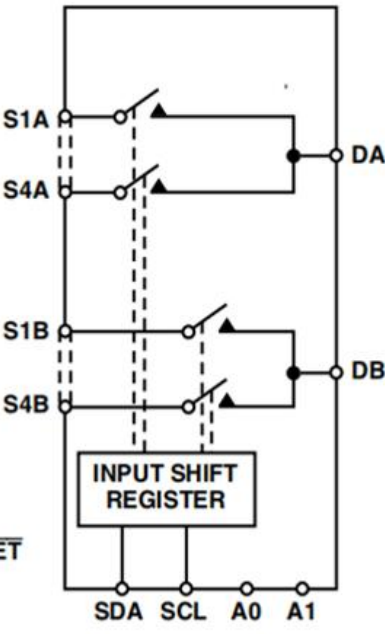


图 3. CDG729

绝对最大额定值

参数	额定值
VDD to GND	−0.3 V 至 +7 V
模拟/数字信号输入1	−0.3 V 至 VDD + 0.3 V 或 30 mA, 以先发生为主
持续电流, S端	30mA
D端持续电流, CDG729	80mA
D端持续电流, CDG728	120mA
工作温度范围	−40°C 至 +85°C
储存温度范围	−65°C 至 +150°C
结温	150°C
引脚温度	按照JEDEC J-STD-020标准
ESD (HBM)	2kV

电气特性

除非另有说明，VDD=+5 V±10%，GND=0 V。测试温度为−40°C 至+85°C。

参数	+25°C			−40° C to +85° C			测试条件	单位
	最小值	典型值	最大值	最小值	典型值	最大值		
模拟开关								
模拟信号范围				0V 至 V _{DD}				V
导通电阻 (Ron)	--	2.5	4.5	--	--	5	V _S =0V to V _{DD} , I _S =10mA; 见图 6	Ω
通道间导通电阻(ΔRon)	--	--	--	--	0.4	0.8	V _S =0 V 至 V _{DD} , I _S =10mA	Ω
电阻平坦度(RFLAT (ON))	--	0.75	--	--	--	1.2	V _S =0 V 至 V _{DD} , I _S =10mA	Ω
漏电流 V _{DD} =+5.5V								
源关闭漏电流, I _S (Off)	--	±0.01	±0.1	--	--	±0.3	V _S =1V/4.5V, V _D =4.5V/1V;见图 8	nA
漏电流, I _D (Off)	--	±0.01	±0.1	--	--	±1	V _S =1V/4.5V, V _D =4.5V/1V;见图 8	nA
通道漏电流, I _D , I _S (On)	--	±0.01	±0.1	--	--	±1	V _S =V _D =1V, or 4.5V;见图	nA

							7	
逻辑输入 (A0,A1)								
输入高压, VINH				2.4	--	--		V
输入低压, VINL				--	--	0.8		V
输入电流 IINL or IINH	--	0.005	--	--	--	±0.1	VIN=VINL 或 VINH	μA
数字输入电容, CIN	--	6	--	--	--	--		pF
逻辑输出, SDA								
低输出电压, VOL	--	--	--	--	--	0.4	ISINK = 3 mA	V
	--	--	--	--	--	0.6	ISINK = 6 mA	V
数字输入, SCL, SDA								
输入高电压, VINH	--	--	--	0.7*VDD		VDD+0.3	VIN = 0 V 至 VDD	V
输入低电压, VINL	--	--	--	-0.3		0.3*VDD		V
输入漏电流, IIN	--	0.005 V	--	--	--	±1.0		μA
输入迟滞, VHYST	0.05*VDD	--	--	--	--	--		V
输入电容, CIN	--	6	--	--	--	--		pF
动态特性								
tON	--	95	--	--	--	140	RL=300Ω,C _L =35pF,V _S =3V	ns
tOFF	--	85	--	--	--	130	RL=300Ω,C _L =35pF,V _S =3V	ns
接通前断开延时, tD	--	8	--	1	--	--	RL=30Ω,C _L =35pF,V _S =3V;	ns
注入电荷	--	±3	--				V _S =2.5V; R _S =0Ω, C _L =1nF;	pC
关闭隔离	--	-55	--				RL=50Ω, C _L =5pF, f=10MHz	dB
	--	-75	--				RL=50Ω, C _L =5pF, f=1MHz	dB
频道间串扰	--	-55	--				RL=50Ω, C _L =5pF, f=10MHz;	dB
	--	-75	--				RL=50Ω, C _L =5pF,	dB

							f=1MHz;	
-3dB 带宽(CDG728)	--	65	--				$R_L=50\Omega$, $C_L=5pF$;	MHz
-3dB 带宽(CDG729)	--	100	--				$R_L=50\Omega$, $C_L=5pF$;	MHz
C_S (OFF)	--	13	--					pF
C_D (OFF)-CDG728	--	85	--					pF
C_D (OFF)-CDG729	--	42	--					pF
C_D , C_S (On)-CDG728	--	96	--					pF
C_D , C_S (On)-CDG729	--	48	--					pF
电源								
I_{DD}	--	10	--	--	--	20	$V_{DD}=+5.5V$, 数字输入 =0V 或 5V	μA

除非另有说明, $V_{DD}=+3V \pm 10\%$, $GND=0V$ 。测试温度为 $-40^{\circ}C$ 至 $+85^{\circ}C$ 。

参数	+25°C			-40° C to +85° C			测试条件	单位
	最小值	典型值	最大值	最小值	典型值	最大值		
模拟开关								
模拟输入范围				0V to V _{DD}				V
导通电阻 (Ron)	--	6	11	--	--	12	V _S =0V to V _{DD} , I _S =10mA;See Figure 6	Ω
通道间导通电阻(ΔRon)	--	--	--	--	0.4	1.2	V _S =0 V to V _{DD} , I _S =10mA	Ω
电阻平坦度(RFLAT (ON))	--	--	--	--	3.5	--	V _S =0 V to V _{DD} , I _S =10mA	Ω
漏电流 V_{DD}=+3.3V								
源关闭漏电流, I _S (Off)	--	±0.01	±0.1	--	--	±0.3	V _S =1V/3V, V _D =3V/1V;See Figure 8	nA
漏电流, I _D (Off)	--	±0.01	±0.1	--	--	±1	V _S =1V/3V, V _D =3V/1V;See Figure 8	nA
通道漏电流, I _D , I _S (On)	--	±0.01	±0.1	--	--	±1	V _S =V _D =1V, or 3V;See Figure 7	nA
数字输入								
输入高压, VINH				2.0	--	--		V
输入低压, VINL				--	--	0.4		V
输入电流 I _{INL} or I _{INH}	--	0.0	--	--	--	±0.1	V _{IN} =V _{INL} or V _{INH}	μA

		05						
数字输入电容, C _{IN}	--	3	--	--	--	--		pF
数字输入, SCL, SDA								
输入高电压, V _{INH}	--	--	--	0.7*V _{DD}		V _{DD} +0.3	V _{IN} = 0 V to V _{DD}	
输入低电压, V _{INL}	--	--	--	-0.3		0.3*V _{DD}		
输入漏电流, I _{IN}	--	0.005 V	--	--	--	±1		
输入迟滞, V _{HYST}	0.05*V _D _D	--	--	--	--	--		
输入电容, C _{IN}	--	3	--	--	--	--		
逻辑输出, (SDA)								
输出低电压, V _{OL}	--	--	--	--	--	0.4	I _{SINK} = 3 mA	
	--	--	--	--	--	0.6	I _{SINK} = 6 mA	
动态特性								
t _{on}	--	130	--	--	--	200	R _L =300Ω,C _L =35pF,V _S =3V	ns
t _{on}	--	115	--	--	--	180	R _L =300Ω,C _L =35pF,V _S =3V	ns
接通前断开延时, t _D	--	8	--	1	--	--	R _L =30Ω,C _L =35pF,V _S =3V;	ns
注入电荷	--	±3	--				V _S =2V; R _S =0Ω, C _L =1nF;	pC
关闭隔离	--	-55	--				R _L =50Ω, C _L =5pF, f=10MHz	dB
	--	-75	--				R _L =50Ω, C _L =5pF, f=1MHz	dB
频道间串扰	--	-55	--				R _L =50Ω, C _L =5pF, f=10MHz;	dB
	--	-75	--				R _L =50Ω, C _L =5pF, f=1MHz;	dB
-3 dB 带宽(CDG728)	--	65	--				R _L =50Ω, C _L =5pF;	MHz
-3 dB 带宽(CDG729)	--	100	--					

C _S (OFF)	--	13	--				pF
C _D (OFF)-CDG728	--	65	--				pF
C _D (OFF)-CDG729		10					
		0					
C _D , C _S (On)-CDG728	--	96	--				pF
C _D , C _S (On)-CDG729	--	48	--				pF
电源							
I _{DD}	--	10	--	--	--	20	V _{DD} =+3.3V, Digital inputs=0V or 3.3V μA

典型特性

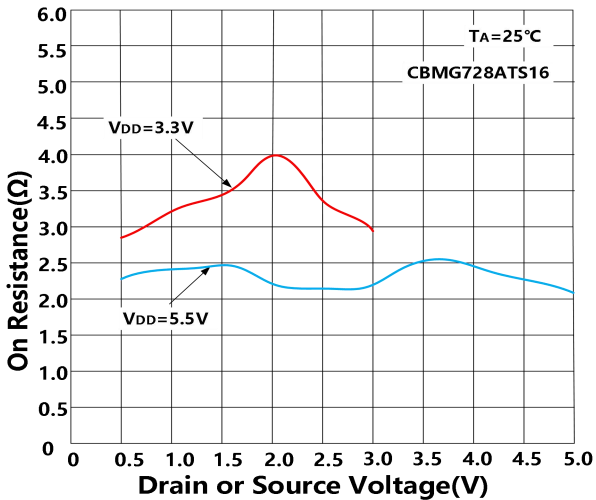


图 4.单电源下的导通电阻与 V_D (V_S)的关系-(CDG728)

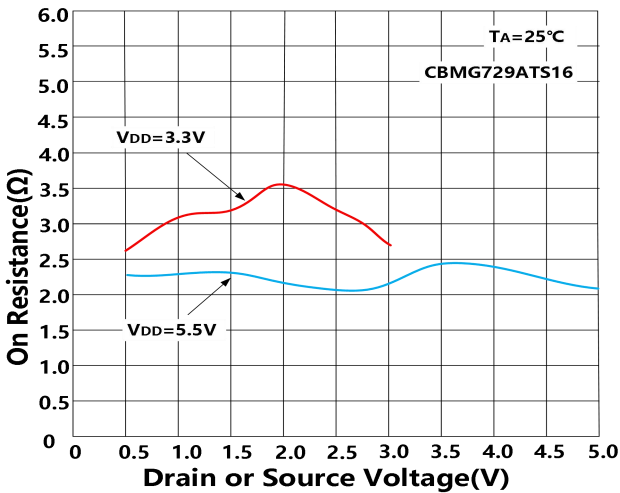


图 5.单电源下的导通电阻与 V_D (V_S)的关系-(CDG729)

测试电路

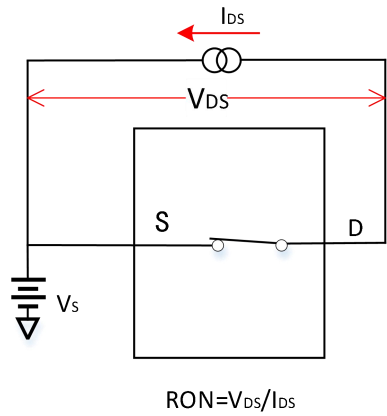


图 6. 导通电阻

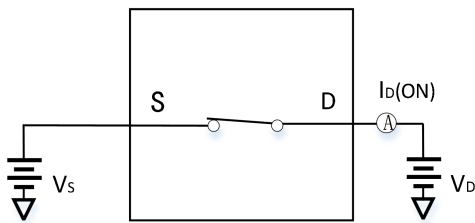


图 7. 导通漏电流

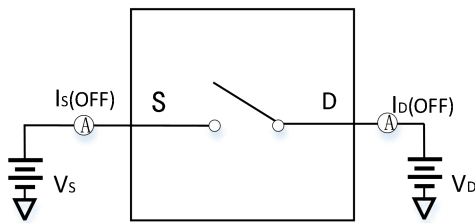


图 8. 关闭漏电流

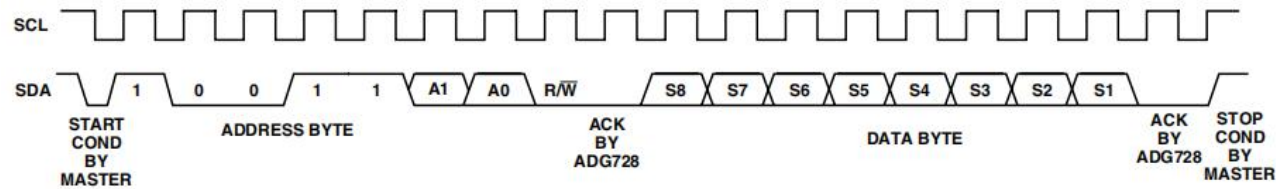


图 9. CDG728 写时序

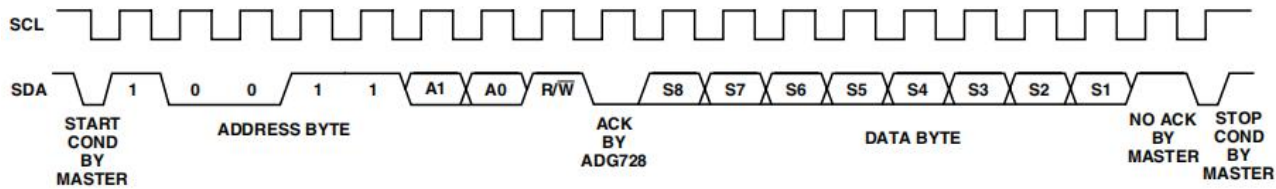


图 10. CDG728 读时序

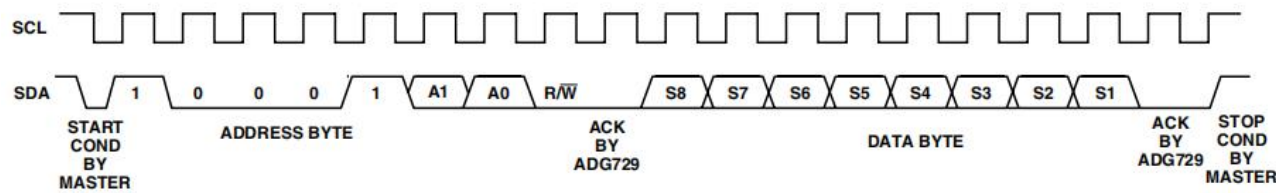


图 11. CDG729 写时序

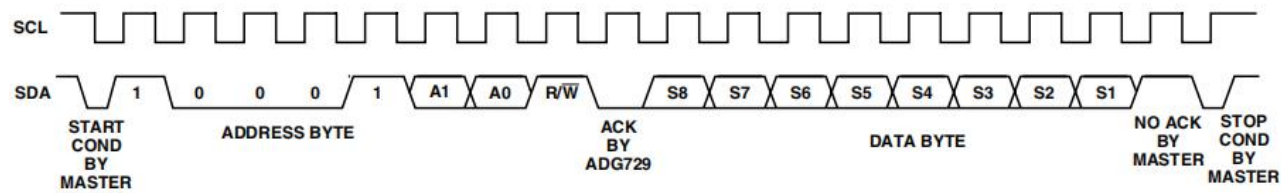


图 12. CDG729 读时序

封装外形及尺寸

TSSOP-16

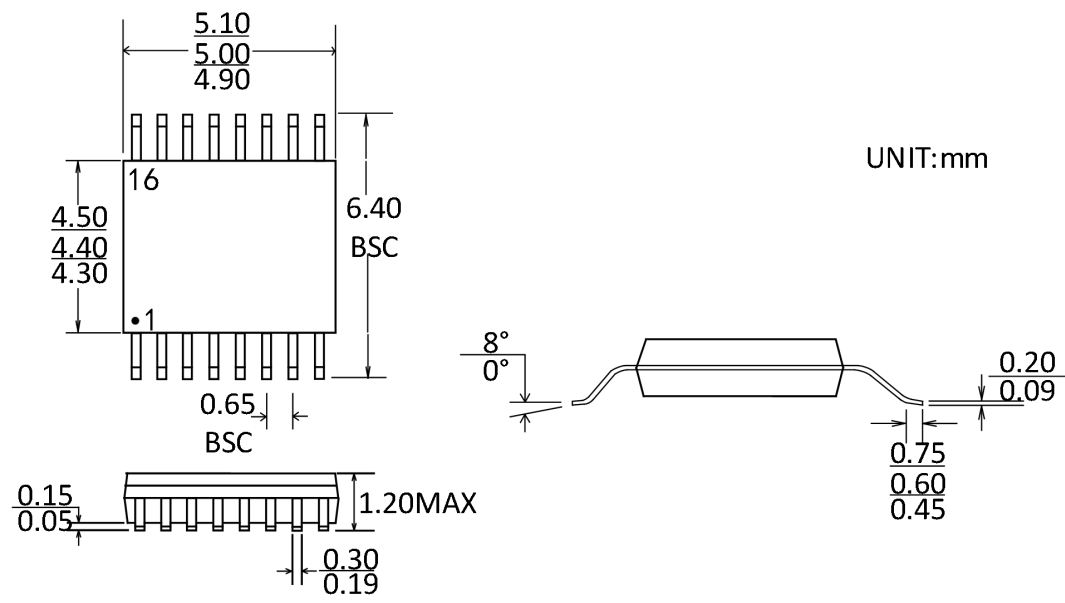


图 13 . TSSOP24 封装外形图

包装/订购信息

产品型号	温度范围	产品封装	运输及包装数量
CDG728ATS16	-40℃~85℃	TSSOP-16	编带和卷盘,每卷 3000
CDG729ATS16	-40℃~85℃	TSSOP-16	编带和卷盘,每卷 3000

修订日志

版本	修订日期	变更内容	变更原因	制作	审核	备注
V1.0	2025.6.18	初版生成	常规更新	WW	LYL	