



CD1302

带涓流充电的时钟芯片

版本：Rev 1.0.0 日期：2025-6-25

产品特性

- 全面管理所有计时功能

实时钟计数秒、分、小时、月份日期、月份、星期几及年份，具备闰年补偿，有效至 2100 年，31×8 位电池后备通用 RAM

- 简单的串行端口接口，适用于大多数微控制器

简单的 3 线接口，与 TTL 兼容 ($V_{CC} = 5V$)，单字节或多字节（突发模式）数据传输，用于读取或写入时钟或 RAM 数据

- 低功耗操作延长电池备份运行时间

2.0V 至 5.5V 全范围工作电压，在 2.0V 时电流消耗少于 300 纳安

- 8 引脚 SOP 封装

可选工业温度范围：-40°C 至 +85°C，支持广泛的应用场景操作

产品应用

- 计算机
- 通信设备
- 工业控制系统和嵌入式系统

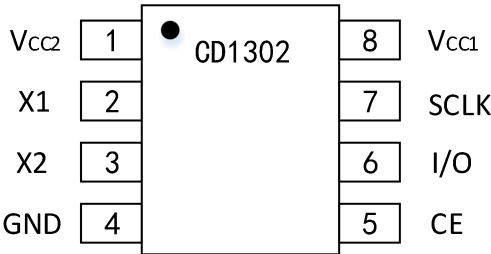
产品描述

CD1302 涓流充电时钟保持芯片集成了一个实时日历/时钟功能和 31 字节的静态 RAM。它通过一个简单的串行接口与微处理器通信。实时日历/时钟提供秒、分、时、日、日期、月和年信息。对于不足 31 天的月份，包括闰年的校正，月末日期会自动调整。时钟可工作在 24 小时或 12 小时格式，并带有上午/下午指示符。通过使用同步串行通信，CD1302 与微处理器的接口得以简化。仅需三根线即可与时钟/RAM 进行通信：片选（CE）、I/O（数据线）和 SCLK（串行时钟）。数据可以一次或最多 31 字节的突发方式与时钟/RAM 之间传输。CD1302 设计用于极低功耗操作，并能在低于 1 微瓦的功率下保持数据和时钟信息。此外，CD1302 还具有主电源和备用电源的双电源引脚、VCC1 的可编程涓流充电器以及额外 7 字节的暂存内存等特点。

目录

产品特性	- 1 -
产品应用	- 1 -
产品描述	- 1 -
引脚分配	- 3 -
引脚描述	- 3 -
功能框图	- 3 -
工作温度范围	- 4 -
DC 电气特性	- 4 -
AC 电气特性	- 6 -
典型特性	- 8 -
应用笔记	- 8 -
典型应用电路	- 14 -
封装外形及尺寸	- 14 -
包装/订购信息	- 15 -
修订日志	- 16 -

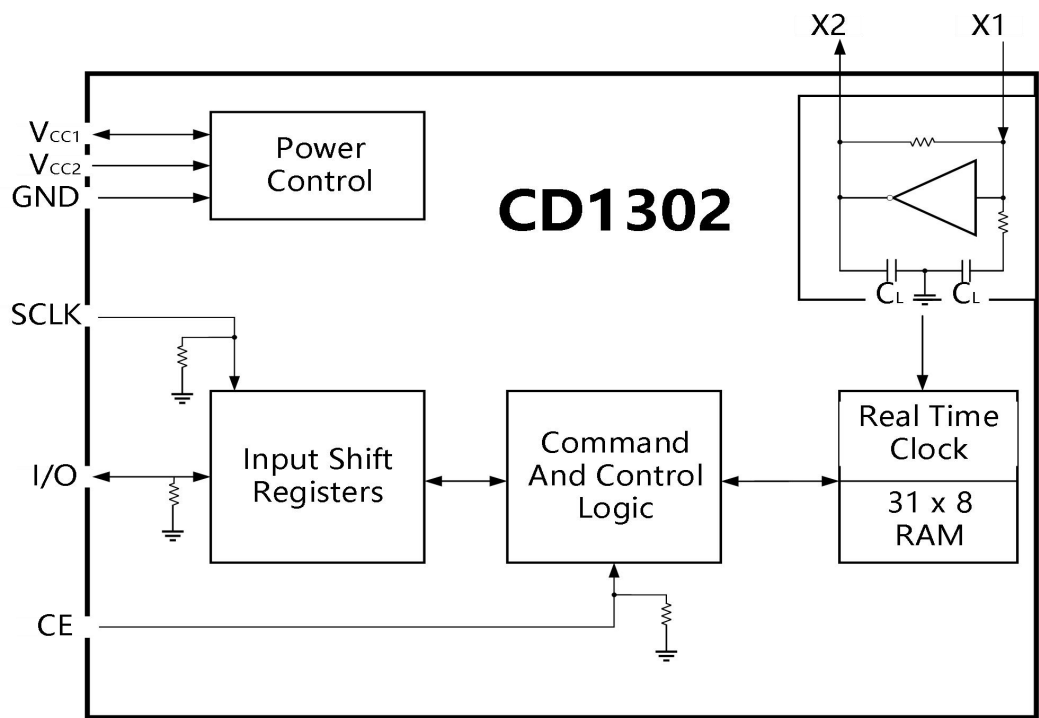
引脚分配



引脚描述

引脚	符号	输入/输出	引脚描述
1	V _{CC2}	输入	双电源配置中的主电源供电引脚。V _{CC1} 连接到备份电源上，以便在没有主电源的情况下保持时间和日期。CD1302 从V _{CC1} 和V _{CC2} 中电压较高的那个供电。当V _{CC2} 大于V _{CC1} 加上0.2V时，V _{CC2} 为CD1302供电。当V _{CC2} 小于V _{CC1} 时，V _{CC1} 为CD1302供电。
2	X1	输入	标准32.768kHz石英晶体的连接。内部振荡器设计用于与标称负载电容为6皮法的晶体配合使用。有关晶体选择和晶体布局考虑的更多信息，请参阅《应用笔记58：Dallas实时钟晶体考虑因素》。CD1302也可以由外部32.768kHz振荡器驱动。在这种配置中，X1引脚连接到外部振荡器信号，而X2引脚则悬空。
3	X2	输入	
4	GND	输入	地
5	CE	输入/输出	输入。CE 信号在读取或写入期间必须置为高电平。此引脚有一个内部 40 千欧（典型值）的下拉电阻至地。注意：以前的数据表修订版将 CE 称为 RST。该引脚的功能没有改变。
6	I/O	输入	输入/推挽输出。I/O 引脚是 3 线接口的双向数据引脚。此引脚具有一个内部 40 千欧（典型值）的下拉电阻至地。
7	SCLK	输出	输入。SCLK 用于在串行接口上同步数据传输。此引脚具有一个内部 40 千欧（典型值）的下拉电阻至地。
8	V _{CC1}	输入	单一电源及电池供电系统中的低功耗操作与低功耗电池备份。在使用涓流充电器的系统中，可充电能源通过此引脚连接。该设计已获得 UL 认证，确保与锂离子电池配合使用时能防止反向充电电流。

功能框图



工作温度范围

CD1302 微型电路工作温度范围: $T_A = -40$ 至 $+85^{\circ}\text{C}$

推荐直流工作条件和绝对额定参数

参数	符号	推荐工作条件		绝对额定参数		单位
		最小值	最大值	最小值	最大值	
电源电压 V_{CC1}, V_{CC2}	V_{CC1}, V_{CC2}	2.0	5.5	-0.5	7.0	V
低电平输入电压	$V_{IL}(V_{CC}=2V)$	-0.3	0.3	--	--	--
	$V_{IL}(V_{CC}=5V)$	-0.3	0.8	--	--	--
高电平输入电压		2.0	$V_{CC}+0.3$	--	--	--
存储温度	T_S	--	--	-55	+125	$^{\circ}\text{C}$
焊接温度(引脚, 10 秒)	S_T	--	--	--	260	$^{\circ}\text{C}$
工业级工作温度范围	O_{TR}	--	--	-40	85	$^{\circ}\text{C}$

DC 电气特性

(除非另有说明, $T_A = -40 \sim +85^{\circ}\text{C}$)

参数	符号	测试条件	最小值	典型值	最大值	单位
输入漏电流	I_{LI}	CE、SCLK 和 I/O 均配备有至地的 40k Ω 下拉	--	86	500	μA
输入 / 输出漏电流	I_{LO}		--	86	500	

		电阻。 环境温度 TA=25°C。				
逻辑1输出($I_{OH} = -0.4mA$)	$V_{OH}(V_{CC}=2V)$	所有电压均参考至地。	1.6	--	--	V
逻辑1输出($I_{OH} = -1.0mA$)	$V_{OH}(V_{CC}=5V)$		2.4	--	--	
逻辑0输出($I_{OL} = 1.5mA$)	$V_{OL}(V_{CC}=2V)$	所有电压都以地为参考点。	--	--	0.4	V
逻辑0输出($I_{OL} = 4.0mA$)	$V_{OL}(V_{CC}=5V)$		--	--	0.4	
有效供电电流 (晶振启用)	$I_{CC1A}(V_{CC1}=2V)$	CH=0, VCC2 = 0V。ICC1A和 ICC2A 是在以下条件下规定的: I/O 引脚悬空, CE 为高电平, 当 VCC 为 5V 时 SCLK 频率为 2MHz; 当 VCC 为 2.0V 时 SCLK 频率为 500kHz。	--	--	0.4	mA
	$I_{CC1A}(V_{CC1}=5V)$		--	--	1.2	
时间保持电流 (晶振启用)	$I_{CC1T}(V_{CC1}=2V)$	TA=25°C。CH=0, VCC2 = 0V。ICC1T 和 ICC2T 是在以下条件规定的: I/O 引脚悬空, CE 和 SCLK 均设置为逻辑 0。	--	0.2	0.3	μA
	$I_{CC1T}(V_{CC1}=5V)$		--	0.45	1	
待机电流 (晶振关闭)	$I_{CC1S}(V_{CC1}=2V)$	CH=1时, ICC1S和ICC2S是在以下条件规定的: CE、I/O 引脚和SCLK均处于开路状态。VCC2 = 0V, 环境温度 TA=25°C。	--	1	100	nA
	$I_{CC1S}(V_{CC1}=5V)$		--	1	100	
	IND		--	5	200	
有效供电电流 (晶振启用)	$I_{CC2A}(V_{CC1}=2V)$	CH=0, VCC2 = 0V。ICC1A和ICC2A在以下条件下规定的: I/O引脚悬空, CE端高电平, 当VCC为5V时SCLK频率为2MHz; 当VCC为2.0V时SCLK频率为500kHz。	--		0.425	mA
	$I_{CC2A}(V_{CC1}=5V)$		--	--	1.28	
时间保持电流 (晶振启用)	$I_{CC2T}(V_{CC1}=2V)$	CH=0, VCC1 = 0V。ICC1T和ICC2T是在以下条件规定的: I/O引脚处于开路状态, CE和SCLK均被设置为逻辑0。	--	--	25.3	μA
	$I_{CC2T}(V_{CC1}=5V)$		--	--	81	
待机电流 (晶振关闭)	$I_{CC2S}(V_{CC1}=2V)$	CH=1, VCC1 = 0V。ICC1S和ICC2S是在以下条件规定	--	--	25	μA

		的: CE、I/O和SCLK均处于开路状态。				
	I _{CC2S} (V _{CC1} =5V)	--	--	--	80	
涓流充电电阻	R1	--	--	2	--	kΩ
	R2	--	--	4	--	
	R3	--	--	8	--	
涓流充电二极管电压降	V _{TD}	--	--	0.7	--	V

电容(T_A=25°C)

参数	符号	最小值	典型值	最大值	单位
输入电容	C _I	--	10	--	pF
输入/输出电容	C _{I/O}	--	15	--	pF

AC 电气特性

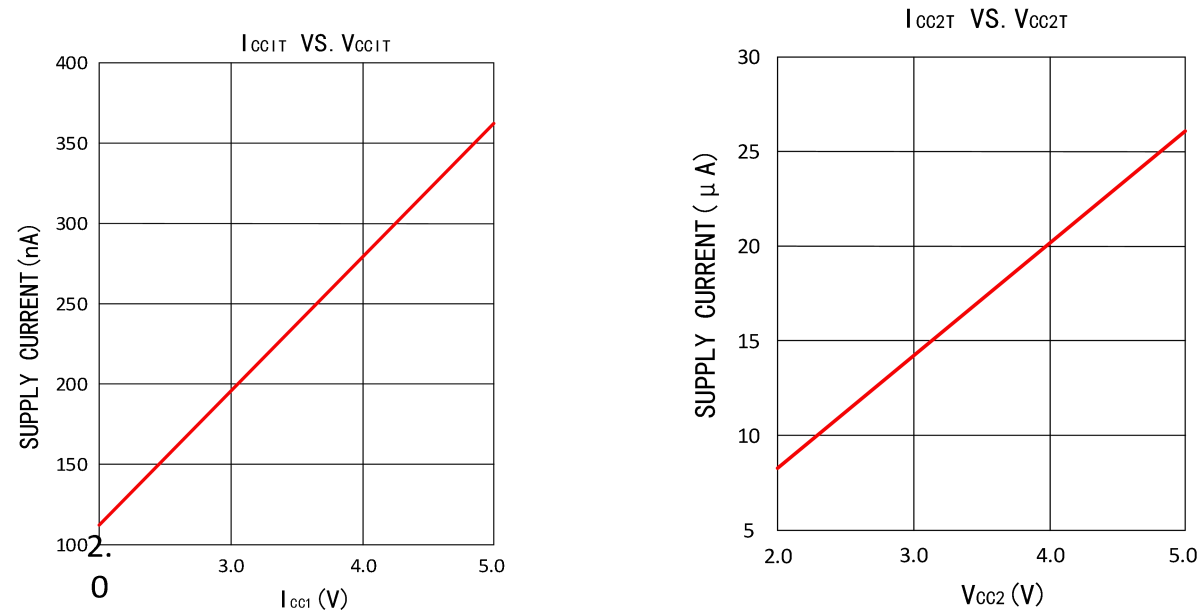
(T_A = 0°C 至 +70°C 或 T_A = -40°C 至 +85°C.)

参数	符号		测试条件	最小值		单位
				最小值	最大值	
数据到时钟建立时间	t _{DC}	V _{CC} =2V	在 V _{IH} 为 2.0V 或 V _{IL} 为 0.8V 的条件下测量, 且上升和下降时间最大为 10ns。	200	--	ns
		V _{CC} =5V		50	--	ns
时钟到数据保持时间	t _{CDH}	V _{CC} =2V	当输入电压 V _{IH} 为 2.0V 或 V _{IL} 为 0.8V 时进行测量, 同时要求最大的上升和下降时间为 10ns。	280	--	ns
		V _{CC} =5V		70	--	ns
时钟到数据延迟时间	t _{CDD}	V _{CC} =2V	在输入电压 V _{IH} 为 2.0V 或 V _{IL} 为 0.8V 条件下测量, 并且要求最大的上升和下降时间为 10ns。另外, 在输出电压 V _{OH} 为 2.4V 或 V _{OL} 为 0.4V 条件下进行测量, 负载电容为 50pF。	--	800	ns
		V _{CC} =5V		--	200	ns
时钟低电平时间	t _{CL}	V _{CC} =2V	在输入高电平 V _{IH} 为 2.0V 或输入低电平 V _{IL} 为 0.8V 的情况下测量, 并且确保最大的上升和下	1000	--	ns
		V _{CC} =5V		250	--	ns

			降时间不超过 10ns。			
时钟高电平时间	t_{CH}	$V_{CC}=2V$	在 V_{IH} 为 2.0V 或 V_{IL} 为 0.8V 的条件下测量, 同时上升时间和下降时间的最大值为 10ns。	1000	--	ns
		$V_{CC}=5V$		250	--	ns
时钟频率	t_{CLK}	$V_{CC}=2V$	当输入电压 V_{IH} 为 2.0V 或 V_{IL} 为 0.8V 时进行测量, 要求信号的上升时间和下降时间均不超过 10ns。	--	0.5	MHz
		$V_{CC}=5V$		DC	2	
CLK 的上升和下降时间	t_R, t_F	$V_{CC}=2V$		--	2000	ns
		$V_{CC}=5V$		--	500	
CE 到时钟的建立时间	t_{CC}	$V_{CC}=2V$	在输入电压 V_{IH} 为 2.0V 或 V_{IL} 为 0.8V 的条件下测量, 且信号的上升和下降时间最大为 10ns。	4	--	μs
		$V_{CC}=5V$		1	--	
时钟到 CE 的保持时间	t_{CCH}	$V_{CC}=2V$	当输入电压在 V_{IH} 为 2.0V 或 V_{IL} 为 0.8V 的情况下测量, 以及信号的最大上升和下降时间为 10ns 时进行测量。	240	--	ns
		$V_{CC}=5V$		60	--	
CE 无效时间	t_{CWH}	$V_{CC}=2V$	在输入电压 V_{IH} 为 2.0V 或 V_{IL} 为 0.8V 的条件下测量, 同时要求最大的上升和下降时间不超过 10ns。	4	--	μs
		$V_{CC}=5V$		1	--	
CE 到 I/O 高阻抗时间	t_{CDZ}	$V_{CC}=2V$	当输入电压 V_{IH} 为 2.0V 或 V_{IL} 为 0.8V 时进行测量, 并且要求信号的上升和下降时间最大为 10ns。	--	280	ns
		$V_{CC}=5V$		--	70	ns
SCLK 到 I/O 高阻抗时间	t_{CCZ}	$V_{CC}=2V$	在输入电压 V_{IH} 为 2.0V 或 V_{IL} 为 0.8V 的条件下测量, 同时要求最大的上升和下降时间为 10ns。	--	280	ns
		$V_{CC}=5V$		--	70	ns

典型特性

(除非另有说明, $V_{CC}=5.0V, T_A=+25^{\circ}C$)



应用笔记

晶振电路

CD1302 采用外部 32.768kHz 晶体。振荡器电路工作时不需要任何外部电阻或电容。表 1 列出了外部晶体的几个晶体参数。图 1 展示了振荡器电路的功能性原理图。如果使用具有指定特性的晶体, 启动时间通常少于一秒。

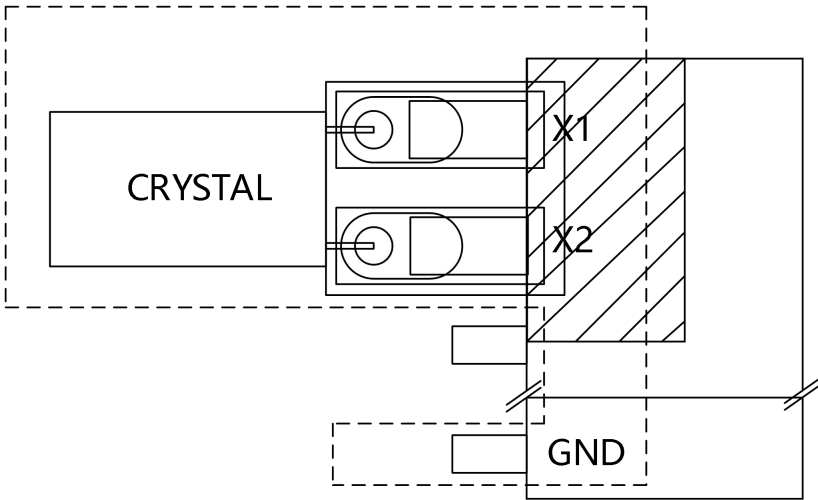
时钟精度

时钟的准确性取决于晶体的准确度以及振荡器电路的电容负载与晶体被调整所针对的电容负载之间的匹配准确度。由于温度变化导致的晶体频率漂移会带来额外的误差。外部电路噪声耦合到振荡器电路中可能会导致时钟变快。图 2 显示了隔离晶体和振荡器免受噪声影响的典型 PCB 板布局。

表 1. 晶振规格*

参数	符号				单位
		最小值	典型值	最大值	
标称频率	f_o	--	32.768	--	kHz
串联电阻	ESR	--	--	45	kΩ
负载电容	C_L	--	6	--	pF

图 2. 晶振的典型 PC 板布局



命令字节

图 3 展示了命令字节。每个数据传输都由一个命令字节发起。最高位 (bit 7) 必须为逻辑 1。如果它为 0，则对 CD1302 的写入将被禁用。bit 6 在逻辑 0 时指定时钟/日历数据，在逻辑 1 时指定 RAM 数据。bit 1 到 bit 5 指定要输入或输出的目标寄存器，最低位 (bit 0) 在逻辑 0 时指定写操作 (输入)，在逻辑 1 时指定读操作 (输出)。命令字节的输入总是从最低位 (bit 0) 开始。

图 3. 地址/命令字节

7	6	5	4	3	2	1	0
1	RAM	A4	A3	A2	A1	A0	RD
	CK						WR

CE 和时钟控制

驱动片选 (CE) 输入高电平启动所有数据传输。CE 输入有两个功能。首先，CE 开启控制逻辑，允许访问用于地址/命令序列的移位寄存器。其次，CE 信号提供了一种终止单字节或多字节 CE 数据传输的方法。一个时钟周期是上升沿随后下降沿的序列。对于数据输入，在时钟的上升沿数据必须有效，数据位在时钟的下降沿输出。如果 CE 输入为低，则所有数据传输终止，I/O 引脚进入高阻态。图 4 显示了数据传输过程。上电时，直到 VCC>2.0V，CE 必须为逻辑 0。此外，当 CE 被驱动到逻辑 1 状态时，SCLK 必须为逻辑 0。

数据输入

在输入写命令字节的八个 SCLK 周期之后，下一个八个 SCLK 周期的上升沿输入一个数据字节。如有不慎发生的额外 SCLK 周期将被忽略。数据输入从 bit 0 开始。

数据输出

在输入读命令字节的八个 SCLK 周期之后，下一个八个 SCLK 周期的下降沿输出一个数据字节。请注意，首个传输的数据位出现在命令字节最后一位写入后的第一个下降沿。只要 CE 保持高电平，额外的 SCLK 周期会重新传输数据字节 (如果无意中发生)。此操作允许连续突发模式读取能力。另外，I/O 引脚在每个 SCLK 的上升沿处于三态。数据输出从 bit 0 开始。

突发模式

通过寻址十进制位置 31（地址/命令位 1 至 5=逻辑 1），可以为时钟/日历或 RAM 寄存器指定突发模式。与之前一样，bit 6 指定时钟或 RAM，bit 0 指定读或写。在时钟/日历寄存器的位置 9 到 31 或 RAM 寄存器的位置 31 没有数据存储容量。突发模式下的读或写从地址 0 的 bit 0 开始。在突发模式下向时钟寄存器写入时，为了使数据传输，前八个寄存器必须按顺序写入。然而，当以突发模式写入 RAM 时，不必写入所有 31 字节即可进行数据传输。无论是否写入所有 31 字节，写入的每个字节都将被传输到 RAM。

时钟/日历

通过读取相应的寄存器字节来获取时间和日历信息。表 3 说明了 RTC 寄存器。时间和日历通过写入相应的寄存器字节来设置或初始化。时间和日历寄存器的内容采用二进制编码的十进制（BCD）格式。星期几的寄存器在午夜时分递增。对应于星期几的值由用户定义，但必须是连续的（例如，如果 1 等于星期日，则 2 等于星期一，依此类推）。不合逻辑的时间和日期条目会导致操作未定义。读取或写入时间和日期寄存器时，使用辅助（用户）缓冲区来防止内部寄存器更新时出错。读取时间和日期寄存器时，用户缓冲区在 CE 的上升沿与内部寄存器同步。每当写入秒寄存器时，倒计时链就会重置。写入传输在 CE 的下降沿发生。为了避免溢出问题，一旦倒计时链被重置，剩余的时间和日期寄存器必须在 1 秒内写入。CD1302 可以运行在 12 小时或 24 小时模式。小时寄存器的 bit 7 被定义为 12 小时或 24 小时模式选择位。当为高时，选择 12 小时模式。在 12 小时模式下，bit 5 是 AM/PM 位，逻辑高表示下午。在 24 小时模式下，bit 5 是第二个十小时位（20-23 小时）。更改 12/24 小时位时，小时数据必须重新初始化。

时钟暂停标志

秒寄存器的 bit 7 被定义为时钟暂停（CH）标志。当该位设置为逻辑 1 时，时钟振荡器停止，CD1302 进入低功耗待机模式，电流消耗小于 100nA。当该位写为逻辑 0 时，时钟将启动。初始上电状态未定义。

写保护位

控制寄存器的 bit 7 是写保护位。前七个位（bit 0 到 6）在读取时强制为 0 并始终读取为 0。在对时钟或 RAM 执行任何写操作之前，bit 7 必须为 0。当为高时，写保护位阻止对任何其他寄存器的写操作。初始上电状态未定义。因此，在尝试写入设备之前，应清除 WP 位。

涓流充电器寄存器

此寄存器控制 CD1302 的涓流充电特性。图 5 的简化原理图显示了涓流充电器的基本组件。涓流充电选择（TCS）位（bit 4 到 7）控制涓流充电器的选择。为防止意外启用，只有模式 1010 才能启用涓流充电器。所有其他模式将禁用涓流充电器。CD1302 上电时涓流充电器处于禁用状态。二极管选择（DS）位（bit 2 和 3）选择在 VCC2 和 VCC1 之间连接一个还是两个二极管。如果 DS 为 01，则选择一个二极管；如果 DS 为 10，则选择两个二极管。如果 DS 为 00 或 11，则无论 TCS 如何，独立禁用涓流充电器。RS 位（bit 0 和 1）选择连接在 VCC2 和 VCC1 之间的电阻。电阻和二极管的选择由 RS 和 DS 位确定，如表 2 所示。

表 2. 涓流充电器电阻和二极管选择

TCS BIT7	TCS BIT6	TCS BIT5	TCS BIT4	TCS BIT3	TCS BIT2	TCS BIT1	TCS BIT0	功能
X	X	X	X	X	X	0	0	禁用
X	X	X	X	0	0	X	X	禁用

X	X	X	X	1	1	X	X	禁用
1	0	1	0	0	1	0	1	1 个二极管, 2kΩ
1	0	1	0	0	1	1	0	1 个二极管, 4kΩ
1	0	1	0	0	1	1	1	1 个二极管, 8kΩ
1	0	1	0	1	0	0	1	2 个二极管, 2kΩ
1	0	1	0	1	0	1	0	2 个二极管, 4kΩ
1	0	1	0	1	0	1	1	2 个二极管, 8kΩ
0	1	0	1	1	1	0	0	初始通电状态

二极管和电阻的选择由用户根据电池或超级电容器充电所需的最大电流来确定。最大充电电流可通过以下示例说明的方法计算得出。假设系统电源 5V 施加于 VCC2, 而超级电容器连接到 VCC1 上。同时假设已启用涓流充电器, 并且在 VCC2 和 VCC1 之间有一只二极管和电阻 R1。因此, 最大电流

I_{MAX} 将按如下计算: $I_{MAX} = (5.0V - \text{二极管压降}) / R1 \approx (5.0V - 0.7V) / 2k\Omega \approx 2.2mA$ 随着超级电容器的充电, V_{CC2} 与 V_{CC1} 之间的电压降减小, 因此充电电流也随之减少。

时钟/日历突发模式

时钟/日历命令字节指定了突发模式操作。在此模式下, 前八个时钟/日历寄存器可以连续读取或写入 (参见表 3), 从地址 0 的位 0 开始。如果在指定写入时钟/日历突发模式时写保护位被设置为高, 则不会向八个时钟/日历寄存器中的任何一个 (包括控制寄存器) 进行数据传输。在突发模式下无法访问涓流充电器。在时钟突发读取开始时, 当前时间被转移到第二组寄存器中。时间信息从这些辅助寄存器中读取, 而时钟可以继续运行。这消除了读取过程中因主寄存器更新而需要重新读取寄存器的需要。

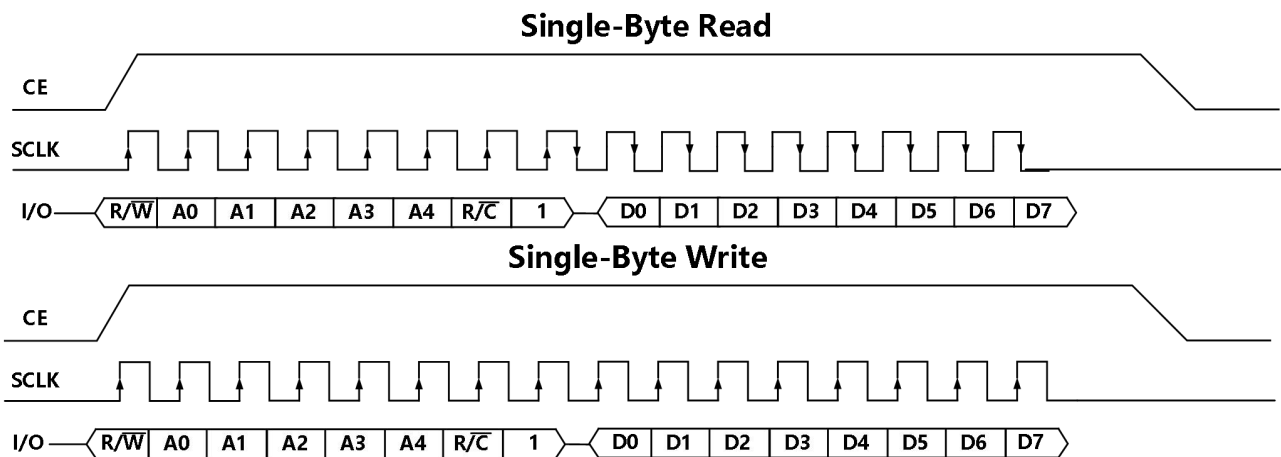
静态 RAM

静态 RAM 为 31x8 位, 连续地址在 RAM 地址空间中。RAM 突发模式 RAM 命令字节指定了突发模式操作。在此模式下, 31 个 RAM 寄存器可以连续读取或写入 (参见表 3), 从地址 0 的位 0 开始。寄存器概要 寄存器数据格式概要 在表 3 中给出。

晶体选择

32.768kHz 的晶体可以直接通过引脚 2 和 3 (X1、X2) 连接到 CD1302 上。所选晶体应具有指定的负载电容(CL) 为 6pF。有关晶体选择和晶体布局考虑的更多信息, 请参考应用笔记 58: Dallas 实时钟用晶体考虑因素。

图 4. 数据传输概要



注意：在突发模式中，CE 保持为高电平，并会持续发送额外的 SCLK 周期直到突发结束。

表 3. 寄存器地址/定义

RTC

读	写	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0	范围
81h	80h	CH	10 秒			秒				00-59
83h	82h		10 分钟			分钟				00-59
85h	84h	12/24	0	10	小时	小时				1-12/0-23
				AM/PM						
87h	86h	0	0	10 天		天				1-31
89h	88h	0	0	0	10 月	月				1-12
8Bh	8Ah	0	0	0	0	0	天			1-7
8Dh	8Ch	10 年				年				00-99
8Fh	8Eh	WP	0	0	0	0	0	0	0	--
91h	90h	TCS	TCS	TCS	TCS	DS	DS	RS	RS	--

时钟脉冲

BFh	BEh
-----	-----

RAM

C1h			00-FFh
C3h			00-FFh
C5h			00-FFh
.	.		.
.	.		.
.	.		.
FDh	FCh		00-FFh

RAM 脉冲

FFh	FEh
-----	-----

图 5. 可编程涓流充电器

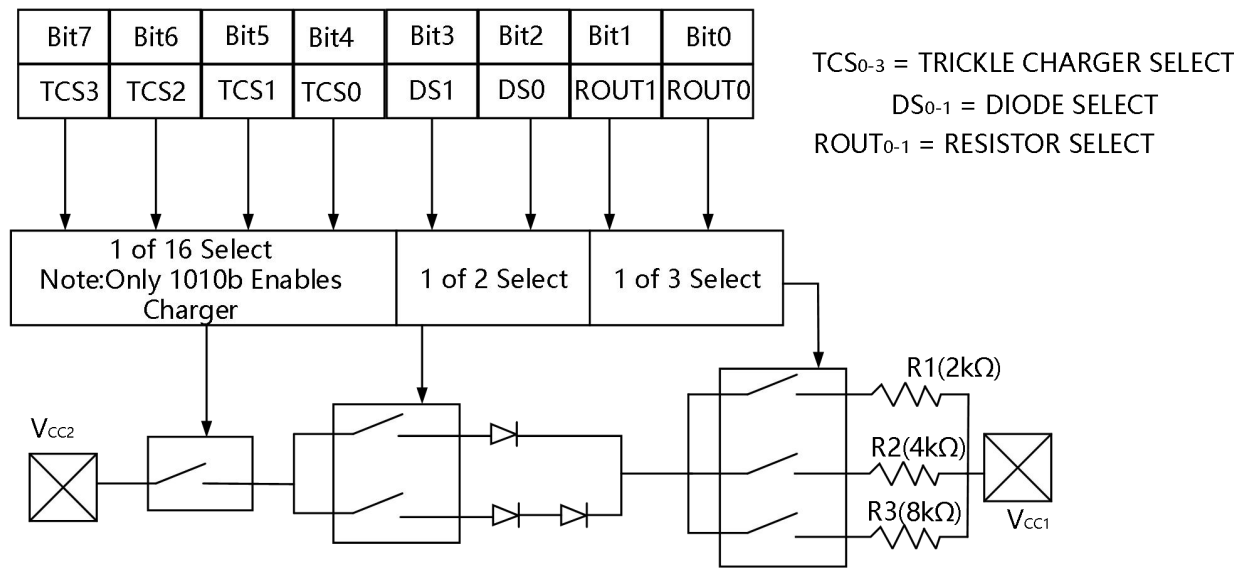


图 6. 时序图：读取数据传输

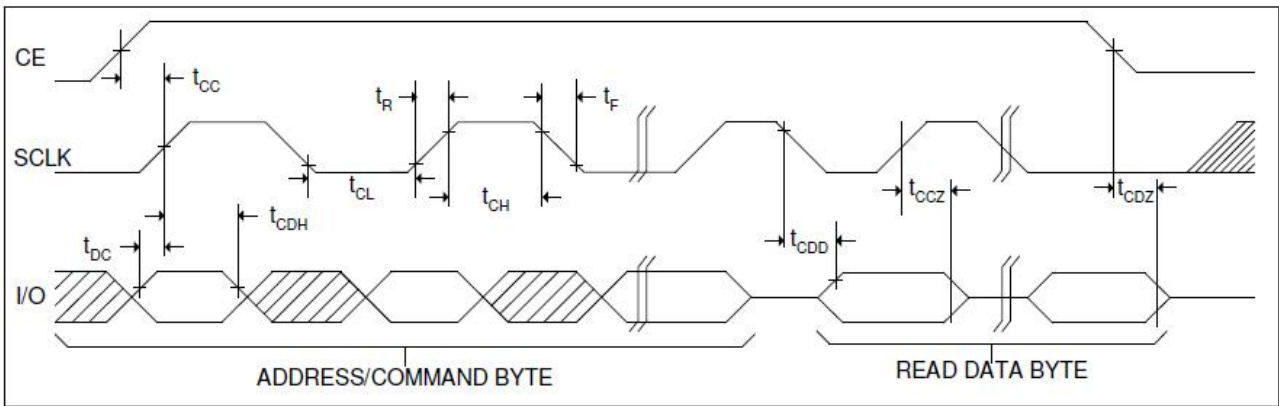
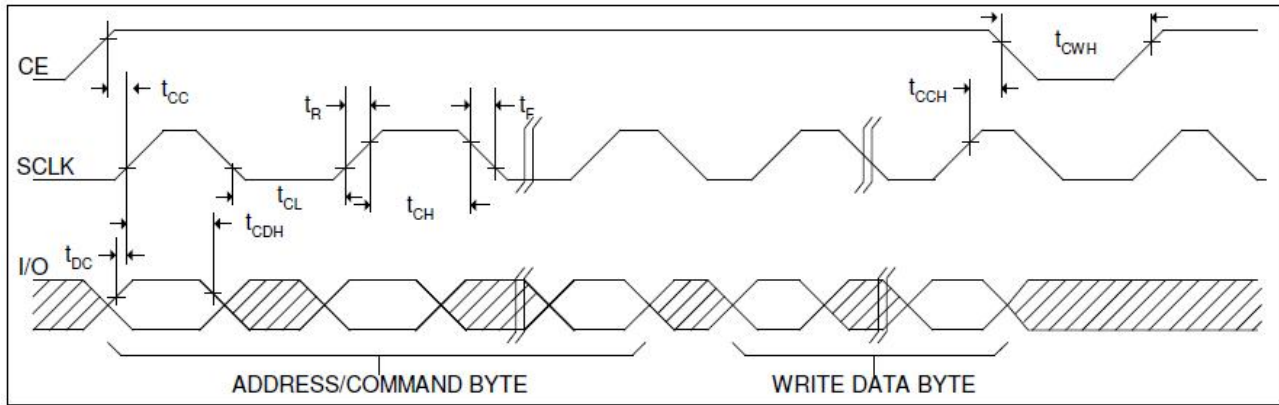
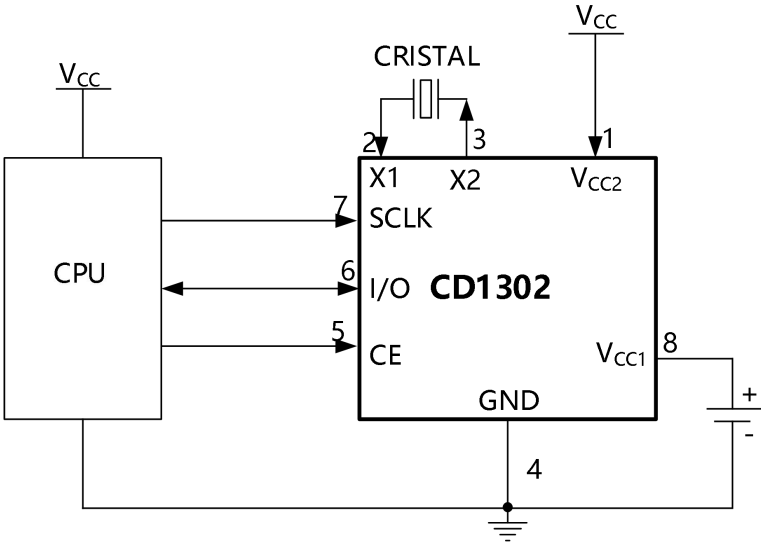


图 7. 时序图：写入数据传输

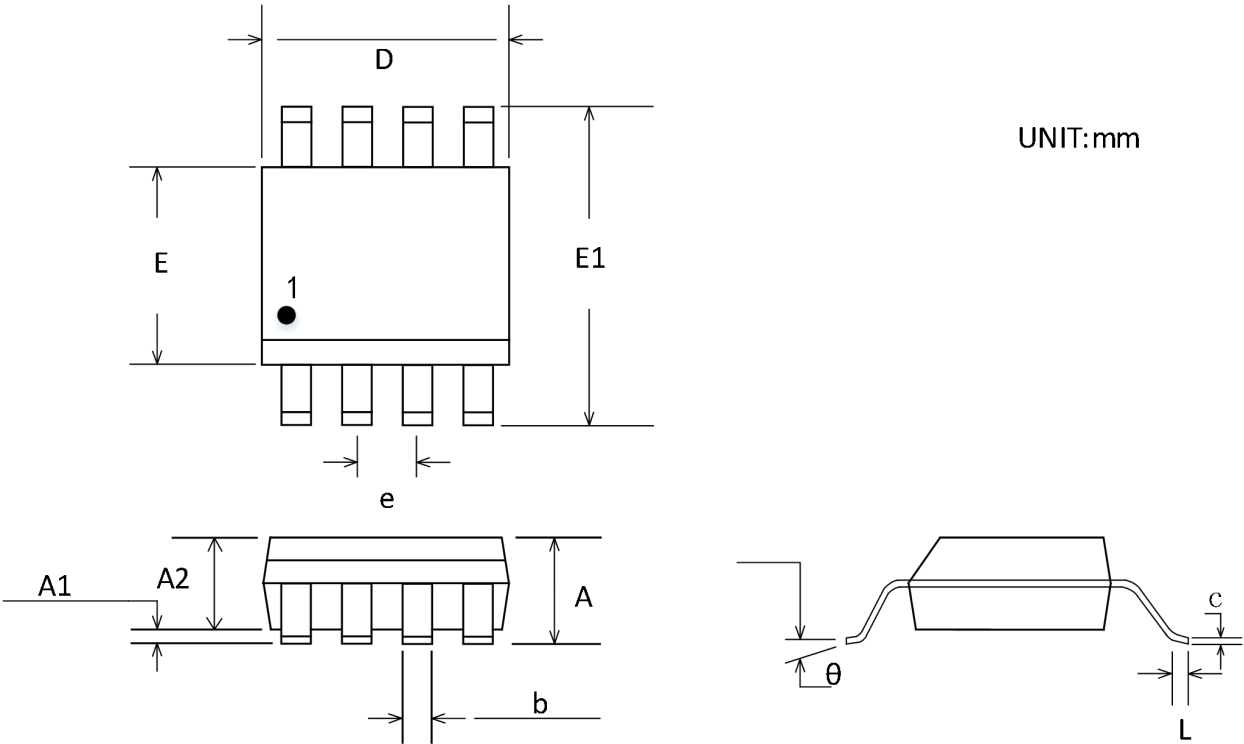


典型应用电路



封装外形及尺寸

SOP-8



符号	尺寸单位：毫米		尺寸单位：英寸	
	最小值	最大值	最小值	最大值
A	1.350	1.750	0.053	0.069

A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	4.800	5.000	0.189	0.197
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 BSC		0.050 BSC	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

包装/订购信息

产品型号	温度范围	产品封装	运输及包装数量
CD1302AS8	-40℃ ~ 85℃	SOP-8	编带和卷盘,每卷 2500
CD1302AS8-RL	-40℃ ~ 85℃	SOP-8	编带和卷盘,每卷 3000
CD1302AS8-REEL	-40℃ ~ 85℃	SOP-8	编带和卷盘,每卷 4000

修订日志

版本	修订日期	变更内容	变更原因	制作	审核	备注
V1.0	2025.6.25	初版生成	常规更新	WW	LYL	