



CD32S34A

超高精度、SPI 总线 RTC，集成晶体和 SRAM

版本：Rev 1.0.0 日期：2025-6-25

产品特性

- 在 0°C 至 +40°C 范围内, 精度为 $\pm 2\text{ppm}$
- 在 -40°C 至 +85°C 范围内, 精度为 $\pm 3.5\text{ppm}$
- 为不间断计时提供电池备份输入
- 工作温度范围商业级: 0°C 至 +70°C
- 工业级: -40°C 至 +85°C
- 低功耗
- 实时时钟计数秒、分、时、星期、日期、月份和年份信息, 具
- 提供每天两个定时闹钟
- 可编程方波输出
- 4MHz SPI 接口, 支持模式 1 和 3
- 数字温度传感器输出: 精度为 $\pm 3^\circ\text{C}$
- 老化修正寄存器
- /RST 输入/输出
- 300mil、20 引脚 SO 封装

产品应用

- 服务器
- 远程通信
- 电表
- GPS

产品描述

CD32S34A 是一款低成本、超高精度、采用 SPI™ 总线的实时时钟(RTC)，集成了温度补偿晶体振荡器(TCXO)和晶体。CD32S34A 内置经过温度补偿的精密电压基准和比较器电路用来监视 VCC。当 VCC 跌落至低于电源失效电压(VPF)时，器件产生/RST 输出；当 VCC 跌落至同时低于 VPF 和 VBAT 时，器件将禁止读/写访问。器件还对/RST 引脚进行监视，可作为按钮输入以产生 μP 复位。当器件的主电源中断时，器件切换至备用电源输入以保持精确的计时。集成的晶体谐振器增强了器件的长期精度同时减少了生产线上的零件数量。CD32S34A 提供商业级和工业级温度范围，并采用工业标准 300mil、20 引脚 SO 封装。

CD32S34A 还集成了采用电池备份的 256 字节 SRAM。当主电源掉电时，通过连接至 VBAT 引脚的电源，内存上的内容得以保持。RTC 可以计数秒、分、时、星期、日期、月份和年份信息。对于少于 31 天的月份，器件能够在月末自动调整日期，同时带有闰年修正功能。该时钟可以工作在 24 小时或带 /AM/PM 指示的 12 小时制式。器件提供每天两个可编程定时闹钟和一路可编程方波输出。地址和数据通过 SPI 双向总线串行传输。

目录

产品特性	- 1 -
产品应用	- 1 -
产品描述	- 1 -
引脚分配	- 3 -
引脚描述	- 3 -
功能框图	- 4 -
典型应用电路	- 5 -
绝对最大额定值	- 5 -
推荐 DC 电气操作条件	- 6 -
DC 电气特性	- 6 -
AC 电气特性	- 8 -
操作时序	- 9 -
典型电气特性	- 10 -
封装外形及尺寸	- 19 -
包装/订购信息	- 20 -
修订日志	- 21 -

引脚分配

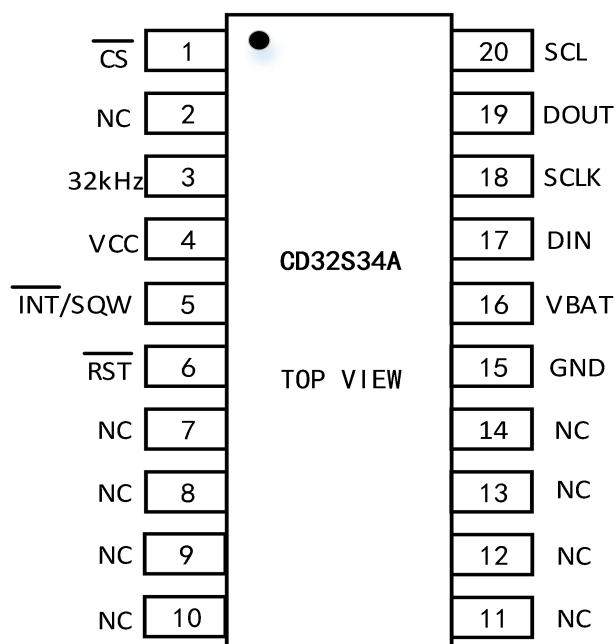


图 1. SOP20 引脚分配

引脚描述

引脚编号	引脚名称	描述
1	CS	低电平芯片选择输入。用于选择或取消选择器件。
2,7-14	NC	无连接。内部未连接。必须接地。
3	32kHz	32kHz 推挽输出。如果通过设置 EN32kHz = 0 或 BB32kHz = 0 使其失效，32kHz 引脚的状态将为低。
4	VCC	主电源供电的直流电源引脚。应该使用 0.1 μ F 至 1.0 μ F 的电容器对此引脚进行去耦。
5	INT/SQW	活动低电平中断或方波输出。这个开漏引脚需要一个外部上拉电阻。如果不使用，可以保持开路。这个多功能引脚的功能由控制寄存器(0Eh)中的 INTCN 位的状态决定。当 INTCN 设置为逻辑 0 时，该引脚输出方波，其频率由 RS2 和 RS1 位决定。当 INTCN 设置为逻辑 1 时，如果闹钟启用，计时寄存器与任何一个闹钟寄存器匹配会激活 INT/SQW 引脚。因为首次上电时 INTCN 位默认设置为逻辑 1，该引脚默认为中断输出且闹钟功能关闭。上拉电压最高可达 5.5V，不受 VCC 电压的影响。如果不使用，该引脚可以保持未连接状态。
6	RST	低电平复位。此引脚为开漏输入/输出。它表示 VCC 相对于 VPF 规范的状态。当 VCC 降至 VPF 以下时，RST 引脚被拉低。当 VCC 超过 VPF，并持续 tRST 时间

		后, RST 引脚被驱动为高阻态。该低电平、开漏输出与去抖动按钮输入功能相结合。此引脚可通过按下按钮复位请求来激活。它内部具有一个标称值为 50k 欧姆的上拉电阻至 VCC。不应连接外部上拉电阻。首次上电或晶体振荡器被禁用时, tRST 将被绕过, RST 随即变为高电平。
15	GND	地
16	VBAT	备用电源输入。如果不使用 VBAT, 请将其连接到地 (GND)。在 VBAT 引脚和电池之间串联二极管可能导致不正常操作。已通过 UL 认证, 确保与锂离子电池一起使用时防止反向充电。
17	DIN	SPI 数据输入。用于将地址和数据移位到设备中。
18,20	SCLK	SPI 时钟输入。用于控制数据进出设备的时机。可以使用任一时钟极性。时钟极性由设备根据 CS 变为低电平时 SCLK 的状态来确定。引脚 18 和 20 在内部电气连接在一起。
19	DOUT	SPI 数据输出。当设备处于读取模式时, 数据通过此引脚输出; 采用 CMOS 推挽驱动器。

功能框图

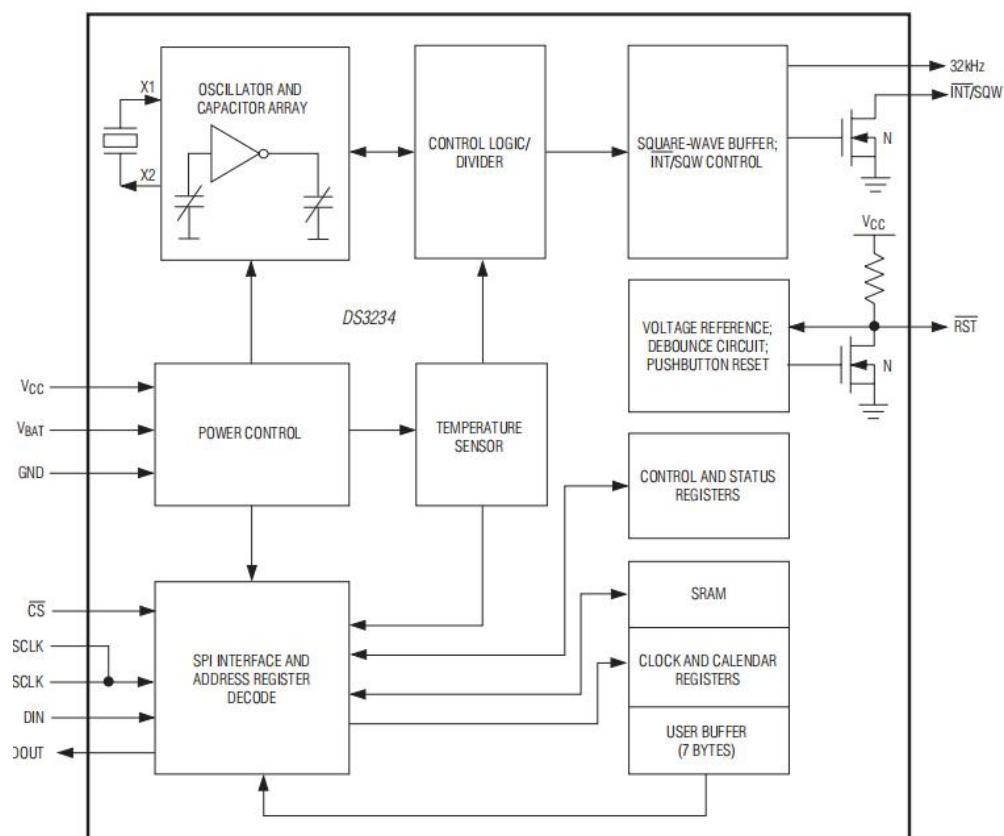


图 2. 产品框图

典型应用电路

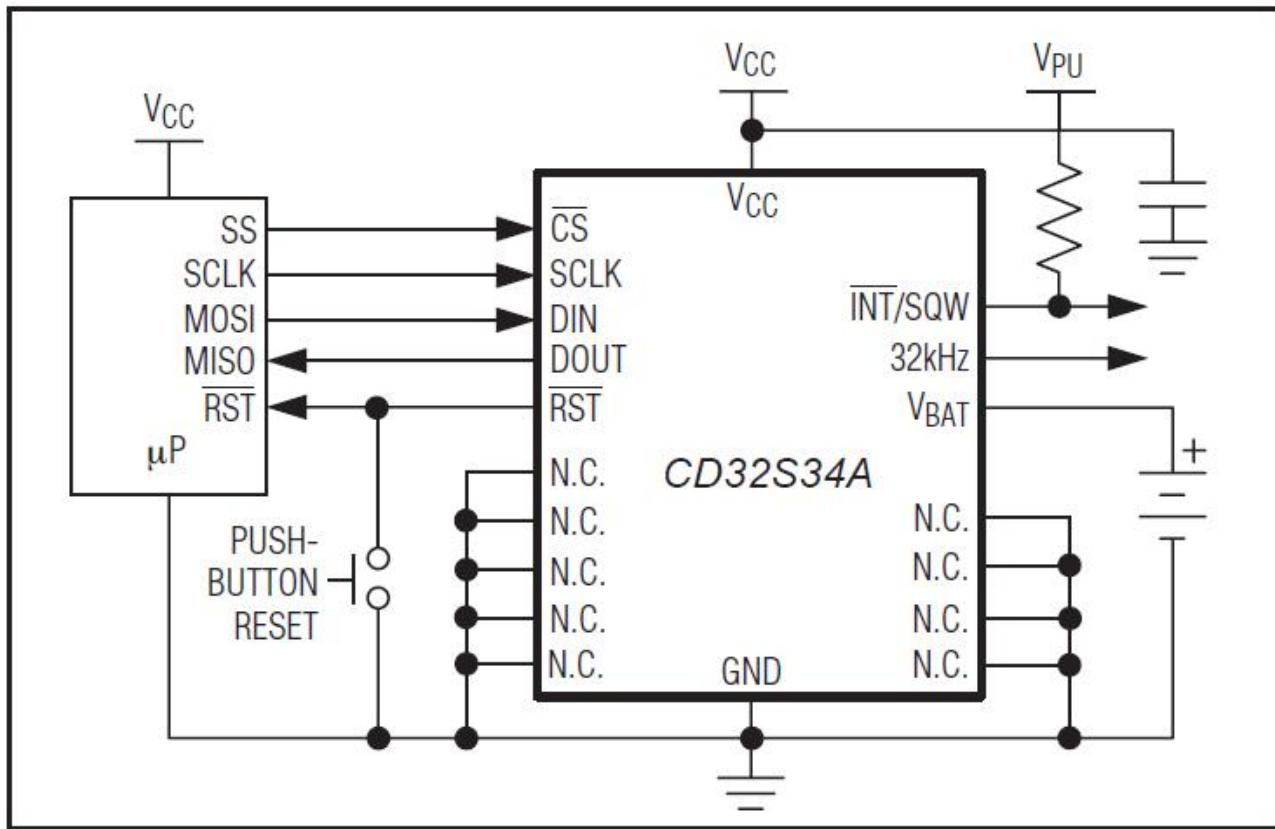


图 3. 典型应用电路图

绝对最大额定值

参数	范围
相对于GND的全部引脚上的电压范围	-0.3 V to +6 V
工作温度范围	-40°C to +85°C
存储温度范围	-40°C to +85°C
引线温度 (焊接, 10s)	260°C
焊接温度 (回流焊)	260°C
结温	125°C
结至环境热阻(θ_{JA})	55.1°C/W
结至壳间热阻(θ_{JC})	24°C/W

推荐 DC 电气操作条件

除非另有说明, ($V_{CC} = V_{CC\ (MIN)}$ 至 $V_{CC\ (MAX)}$, $T_A = -40^\circ C$ 至 $+85^\circ C$, 典型值为 $T_A = +25^\circ C$ 。) (注

1)

参数	符号	条件	最小值	典型值	最大值	单位
Supply Voltage	VCC		2.0	3.3	5.5	V
	VBAT		2.0	3.0	3.8	
Logic0 Input SDA, SCL	V_{IL}		-0.3		$+0.3V_{CC}$	V
Logic1 Input SDA, SCL	V_{IH}		$0.7V_{CC}$		$V_{CC}+0.3$	V

DC 电气特性

除非另有说明, (VCC 的工作电压范围是 2.0V 到 5.5V, VCC 为有效供电 (参见表 1), 工作环境温度 TA 范围是 $-40^\circ C$ 到 $+85^\circ C$ 。 (典型值是在 $V_{CC} = 3.3V$, $VBAT = 3.0V$, 以及 $TA = +25^\circ C$ 条件下测得的, 除非另有说明。TCXO 工作性能保证在 VCC 电压 2.3V 至 5.5V 及 VBAT 电压 2.3V 至 3.8V 范围内。) (注释 2、3))

参数	符号	测试条件	最小值	典型值	最大值	单位
电源电流	I_{CCA}	$SCLK = 4MHz, BSY = 0$ (注 4, $V_{CC} = 3.63V$	--	--	400	μA
		$SCLK = 4MHz, BSY = 0$ (注 4, $V_{CC} = 5.5V$	--	--	700	μA
待机电源电流	I_{CCS}	$CS = V_{IH}$, 32kHz 输出关闭, SQW 输出关闭 (注 5) $V_{CC} = 3.63V$	--	--	120	μA
		$CS = V_{IH}$, 32kHz 输出关闭, SQW 输出关闭 (注 5) $V_{CC} = 5.5V$	--	--	160	
温度转换电流	$I_{CCSConv}$	$SPI\ bus\ inactive$, 32kHz 输出关闭, SQW 输出关闭, $V_{CC} = 3.63V$	--	--	500	μA
		$SPI\ bus\ inactive$, 32kHz 输出关闭, SQW 输出关闭, $V_{CC} = 5.5V$	--	--	600	μA
电源故障电压	V_{PF}		2.45	2.575	2.70	V
VBAT 漏电流	I_{BATLKG}		--	25	100	nA

($V_{CC} = 2.0V$ to $5.5V$, $TA = -40^\circ C$ to $+85^\circ C$, unless otherwise noted.) (Notes 2 and 3)

逻辑 1 输出, 32kHz	V_{OH}	$V_{CC} > 3.63V$, $3.63V > V_{CC} > 2.7V$,	$0.85*V_{CC}$	--	--	V
$IOH = -500\mu A$		$2.7V > (V_{CC} \text{ 或 } V_{BAT}) > 2.0V$				
$IOH = -250\mu A$						
$IOH = -125\mu A$		$(BB32kHz = 1)$				

逻辑 0 输出, 32kHz	V_{OL}	$I_{OL} = 1\text{mA}$	--	--	0.4	V
逻辑 1 输出, DOUT	V_{OH}	$I_{OH} = -1\text{mA}$	$0.85*V_{CC}$	--	--	V
逻辑 0 输出, DOUT, INT/SQW	V_{OL}	$I_{OL} = 3\text{mA}$	--	--	0.4	V
逻辑 0 输出, RST	V_{OL}	$I_{OL} = 1\text{mA}$	--	--	0.4	V
输出漏电流 32kHz, INT/SQW, DOUT	I_{LO}	输出高阻抗	-1	0	+1	μA
输入漏电流 DIN, CS, SCLK	I_{LI}		-1	--	+1	μA
RST Pin I/O 漏电流	I_{OL}	RST 高阻抗 (注 6)	-200	--	+10	μA

除非另有说明, TCXO ($V_{CC} = 2.3\text{V}$ 至 5.5V , $V_{BAT} = 2.3\text{V}$ 至 3.8V , $T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$) (Notes 2 and 3)

输出频率	f_{OUT}	$V_{CC} = 3.3\text{V}$ 或 $V_{BAT} = 3.3\text{V}$	--	32.768	--	kHz
频率稳定性相对于温度的变化	$\Delta f/f_{OUT}$	$V_{CC} = 3.3\text{V}$ 或 $V_{BAT} = 3.3\text{V}$	-3.5	--	3.5	ppm
频率稳定性相对于电压的变化	$\Delta f/V$		--	1	--	ppm/ V
修调寄存器频率每个 LSB 的灵敏度	$\Delta f/\text{LSB}$		--	0.1	--	ppm
温度精度	Temp		-3	--	+3	$^\circ\text{C}$
晶体老化指标	$\Delta f/f_0$	回流后, 未进行生产测试, 1 年	--	± 1.0	--	ppm
		回流后, 未进行生产测试, 0–10 年	--	± 5.0	--	ppm
输出频率	f_{OUT}	$V_{CC} = 3.3\text{V}$ 或 $V_{BAT} = 3.3\text{V}$	--	32.768	--	kHz

($V_{CC} = 0\text{V}$, $V_{BAT} = 2.3\text{V}$ 至 5.5V , T_A = 最低工作温度至最高工作温度, 除非另有说明) (注释 2)

参数	符号	测试条件	最小值	典型值	最大值	单位
时钟电池电流	IBATT	$EOSC = 0$, $BBSQW = 0$, $CRATE1 = CRATE0 = 0$	$V_{BAT} = 5.5\text{V}$	--	--	200
			$V_{BAT} = 3.4\text{V}$	--	1.5	2.3
			$V_{BAT} = 3.8\text{V}$	--	15	2.5
温度转换电流	IBATTC	$\overline{EOSC} = 0$, $BBSQW = 0$			400	μA
数据保持电流	IBATTD	$\overline{EOSC} = 1$	--	--	100	nA

	R						
--	---	--	--	--	--	--	--

AC 电气特性

除非另有说明($V_{CC} = V_{CC(MIN)} \text{ to } V_{CC(MAX)}$ 或 $V_{BAT} = V_{BAT(MIN)} \text{ 至 } V_{BAT(MAX)}$, $V_{BAT} > V_{CC}$, $T_A = T_{MIN} \text{ 至 } T_{MAX}$) (注释 2)

参数	符号	测试条件	最小值	典型值	最大值	Unit
SCL 时钟频率	f_{SCL}	$2.7V \leq V_{CC} \leq 5.5V$	--	--	4	MHz
		$2.0V \leq V_{CC} < 2.7V$	--	--	2	
数据到时钟的建立时间	t_{DC}		30	--	--	ns
数据到时钟的保持时间	t_{CDH}		30	--	--	ns
时钟到 CS 的建立时间	t_{CCS}		30	--	--	ns
SCLK 到数据有效时间 (注 7)	t_{CDD}	$2.7V \leq V_{CC} \leq 5.5V$	--	--	80	ns
		$2.0V \leq V_{CC} < 2.7V$	--	--	160	ns
SCLK 低电平时间	t_{CL}	$2.7V \leq V_{CC} \leq 5.5V$	110	--	--	ns
		$2.0V \leq V_{CC} < 2.7V$	220	--	--	
SCLK 高电平时间	t_{CH}	$2.7V \leq V_{CC} \leq 5.5V$	110	--	--	ns
		$2.0V \leq V_{CC} < 2.7V$	220	--	--	
SCLK 上升和下降时间	t_R, t_F		--	--	200	ns
CS 到 SCLK 的建立时间	t_{CC}		400	--	--	ns
SCLK 到 CS 保持时间	t_{CCH}	$2.7V \leq V_{CC} \leq 5.5V$	100	--	--	ns
		$2.0V \leq V_{CC} < 2.7V$	200	--	--	
CS 禁止时间	t_{CWH}		400	--	--	ns
CS 输出高阻抗时间	t_{CDZ}	(Note 8)	--	--	40	ns
按键防抖动时间	PBDB		--	250	--	ms
复位激活时间	t_{RST}		--	250	--	ms
振荡器停止标志 (OSF) 延迟	t_{OSF}	(Note 9)	--	100	--	ms
温度转换时间	t_{CONV}		--	125	200	ms

电源特性

($T_A = T_{MIN} \text{ 至 } T_{MAX}$)

参数	符号	最小值	典型值	最大值	单位
Recovery at Power-Up	t_{REC}	--	125	300	ms
V_{CC} Fall Time; $V_{PF(MAX)}$ to $V_{PF(MIN)}$	t_{VCCF}	300	--	--	μs
V_{CC} Rise Time; $V_{PF(MIN)}$ to $V_{PF(MAX)}$	t_{VCCR}	0	--	--	μs

警告：当部件处于电池备份模式下，电压负下冲低于-0.3V 可能会导致数据丢失。

注 1: 封装热阻是采用 JEDEC 规范 JESD51-7 中描述的方法, 使用四层板获得的。有关封装热考虑的详细信息,

注 2: -40°C 下的极限值是通过设计保证的, 而非生产测试验证。

注 3: 所有电压均参考地测量。

注 4: 在 $\text{VIH} = 0.8$ 倍 VCC 或 $\text{VIL} = 0.2$ 倍 VCC 、10 纳秒上升/下降时间、 DOUT 无负载条件下测量。

注 5: 电流为平均输入电流, 其中包括温度转换电流。 $\text{CRATE1} = \text{CRATE0} = 0$ 。

注 6: RST 引脚有一个内部 50 千欧 (标称) 上拉电阻至 VCC 。

注 7: 在 $\text{VOH} = 0.8$ 倍 VCC 或 $\text{VOL} = 0.2$ 倍 VCC 条件下测量。从 SCLK 的 50% 电平点测量至 DOUT 的 VOH 最小值。

注 8: 带有 50 皮法负载。

注 9: 参数 t_{OSF} 是指振荡器必须停止的时间周期, 以便在电压范围 $0\text{V} \leq \text{VCC} \leq \text{VCC}(\text{MAX})$ 和 $2.3\text{V} \leq \text{VBAT} \leq \text{VBAT}(\text{MAX})$ 内设置 OSF 标志。

注 10: 此延迟仅在振荡器启用并运行时适用。如果 EOSC 位为 1, 则绕过 t_{REC} , RST 立即变高。

注 11: 该参数通过设计保证, 但未进行生产测试。

操作时序

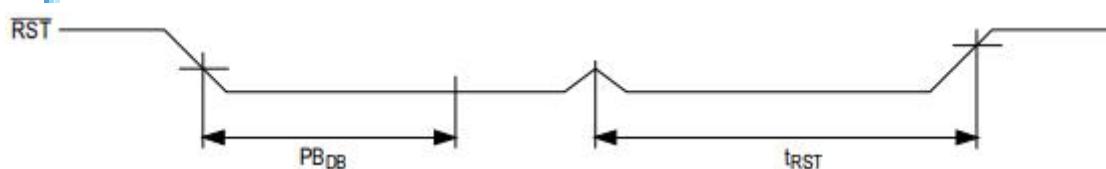


图 4. 按钮重置时间

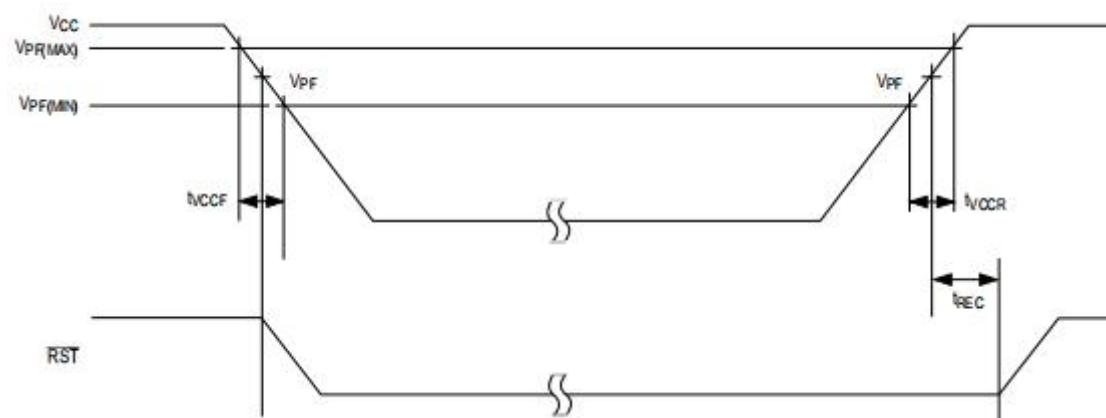


图 5. 电源开关定时

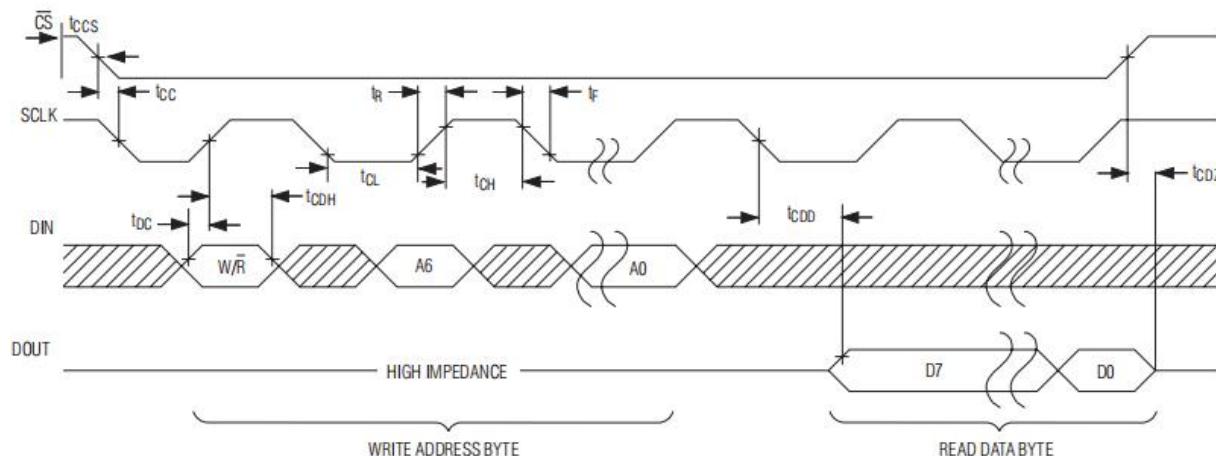


图 6. I2C 串行总线上的数据传输

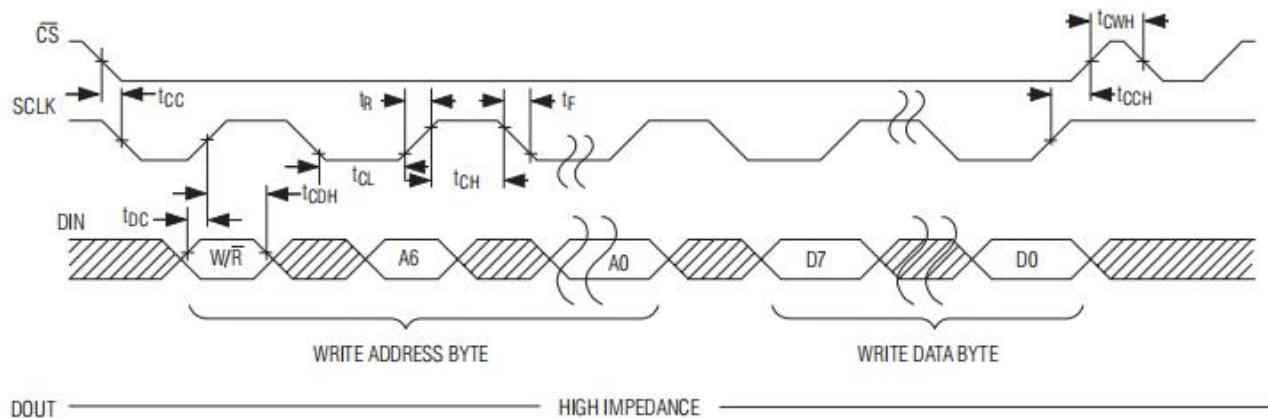


图 7. 时序图——SPI 写入传输

典型电气特性

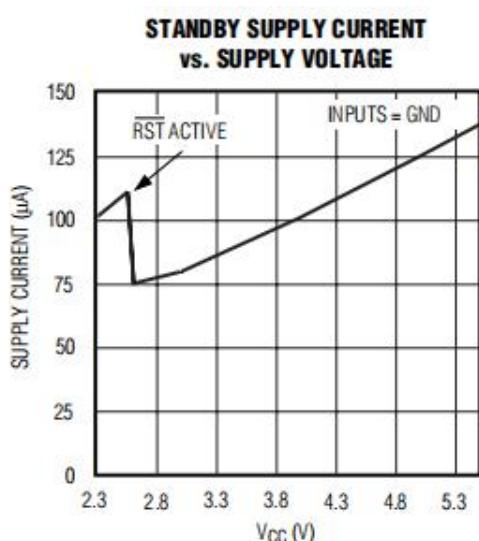


图 8. 标准电源电流 vs. 电源电压

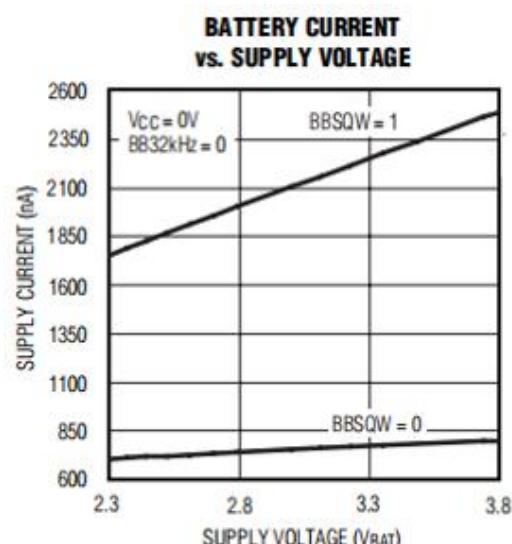


图 9. 电源电流 vs. 电源电压

详细描述

CD32S34A 是一款集成了晶体、256 字节 SRAM 的温度补偿晶体振荡器(TCXO)和实时时钟(RTC)。内置传感器周期性地采样温度，并调整振荡器负载，以补偿因温度变化引起的晶体漂移。CD32S34A 提供了用户可选的采样率，使得用户可以根据预期的温度变化速率选择温度传感器的采样率，在最小化由于温度传感器采样造成的电流消耗的同时，适应不同的温度变化速度。在环境温度在短时间内有显著变化的应用场景中，用户应选择更快的采样率。TCXO 提供了一个稳定且精确的参考时钟，并保持 RTC 的精度在 ± 2 分钟每年，工作温度范围从 -40°C 到 $+85^{\circ}\text{C}$ 。TCXO 的频率输出可在 32kHz 引脚获得。RTC 是一个低功耗的时钟/日历，具有两个可编程的每日闹铃和一个可编程的方波输出。INT/SQW 引脚可提供因闹铃条件触发的中断信号或方波输出。时钟/日历提供秒、分、时、日、日期、月和年信息。月末的日期会自动调整，包括对非 31 天月份及闰年的校正。时钟支持 24 小时制或带有 AM/PM 指示的 12 小时格式。通过 SPI 总线接口可以访问内部寄存器。一个温度补偿的电压基准和比较电路监控 VCC 电平，以检测电源故障并必要时自动切换到备份电源。当由备份电源供电时，访问被禁止以最小化供电电流。在备份电源为设备供电期间，振荡器、时间和日期以及 TCXO 操作仍可继续。RST 引脚提供外部按钮功能，并作为电源故障事件的指示。操作框图展示了 CD32S34A 的主要组成部分，这八个模块可以分为四个功能组：TCXO、电源控制、按钮功能和 RTC。它们的操作在后续各章节中分别描述。

32kHz TCXO

温度传感器、振荡器和控制逻辑共同构成了 TCXO。控制器读取片上温度传感器的输出，并使用查找表确定所需的电容值，加上 AGE 寄存器中的老化校正值，然后设置电容选择寄存器。新值（包括对 AGE 寄存器的更改）仅在温度值发生变化时加载。温度在初始应用 VCC 时读取，之后默认每 64 秒（参见控制/状态寄存器部分中 CRATE1 和 CRATE0 的描述）读取一次。

电源控制

电源控制功能由一个温度补偿的电压基准和监测 VCC 电平的比较电路提供。当 VCC 大于 VPF 时，设备完全可访问，数据可写入和读取。但当 VCC 低于 VPF 和 VBAT 时，内部时钟寄存器被阻止任何访问。如果 VPF 小于 VBAT，当 VCC 降至 VPF 以下时，设备电源从 VCC 切换到 VBAT。如果 VPF 大于 VBAT，则当 VCC 降至 VBAT 以下时，设备电源从 VCC 切换到 VBAT。VCC 恢复至高于 VPF 和 VBAT 后，RST 变高后允许读写访问（见表 1）。为了保护电池，在首次给设备施加 VBAT 时，只有在 VCC 达到一定电平后振荡器才会启动。

表 1. 电源控制

电源条件	读/写入访问	有源电源	RST
$V_{CC} < V_{PF}, V_{CC} < V_{BAT}$	No	VBAT	有效
$V_{CC} < V_{PF}, V_{CC} > V_{BAT}$	Yes	VCC	有效
$V_{CC} > V_{PF}, V_{CC} < V_{BAT}$	Yes	VCC	无效
$V_{CC} > V_{PF}, V_{CC} > V_{BAT}$	Yes	VCC	无效

在首次提升 VCC 之后，振荡器启动，并且在断电期间由 VBAT 电源为振荡器供电，保持振荡器持续运行。当 CD32S34A 切换到 VBAT 模式时，可以通过设置 EOSC 位来禁用振荡器。

VBAT 操作

有几种操作模式会影响从 VBAT 抽取的电流量。当部件由 VBAT 供电时，会消耗守时电流 (IBATT)，这包括平均温度转换电流 IBATTC (参见应用笔记 3644：高精度实时时钟的电源考虑事项以获取详细信息)。温度转换电流 IBATTC 是有规定的，因为系统必须能够支持周期性的较高电流脉冲，同时仍维持一个有效的电压水平。数据保持电流 IBATTDR 是指当振荡器停止 (EOSC=1) 时部件所消耗的电流。这种模式可用于在不需要保持时间和日期信息的时间段内，如终端系统等待发往客户时，最小化电池需求。

按键复位功能

CD32S34A 允许将按钮开关连接到 RST 输出引脚。当 CD32S34A 不在复位周期时，它会持续监控 RST 信号的低电平边缘。如果检测到边沿转换，CD32S34A 通过拉低 RST 来进行按键去抖。内部定时器到期 (PBDB) 后，CD32S34A 继续监控 RST 线。如果该线仍然为低，CD32S34A 将持续监控该线寻找上升沿。检测到释放后，CD32S34A 强制 RST 引脚低并保持 tRST 时间。同一引脚 RST 也被用于指示电源故障条件。当 VCC 低于 VPF 时，会产生内部电源故障信号，迫使 RST 引脚低电平。当 VCC 恢复到高于 VPF 的水平时，RST 引脚被保持低电平 tREC 时间以使电源稳定。如果 EOSC 位被设置为逻辑 1 (以在电池备份模式下禁用振荡器)，则跳过 tREC，RST 立即变为高电平。当 RST 因电源故障条件激活 (见表 1) 时，虽然 TCXO 和 RTC 继续工作，但 SPI 操作被抑制。当 RST 因按钮事件激活时，它不会影响 TCXO、SPI 接口或 RTC 功能的运作。**实时时钟** 通过 TCXO 提供的时钟源，RTC 提供秒、分、小时、日、日期、月和年信息。月末的日期会自动调整，以适应少于 31 天的月份，包括闰年的校正。时钟可按 24 小时或 12 小时格式运行，并带有 AM/PM 指示符。时钟提供两个可编程的每天时间闹钟和一个可编程的方波输出。INT/SQW 引脚要么由于闹钟条件产生中断，要么输出方波信号，选择由位 INTCN 控制。**SRAM**

CD32S34A 提供了 256 字节的通用电池备份读写存储器。只要 VCC 高于 VPF 或 VBAT，就可以对 SRAM 进行读写操作。

地址映射

CD32S34A 的时间保持寄存器的地址映射。在多字节访问期间，当地址指针到达寄存器空间的末尾 (读取 13h，写入 93h) 时，它会回绕到开头 (读取 00h，写入 80h)。CD32S34A 不对任何保留地址的读写操作作出响应，内部地址指针也不会递增。访问 256 字节 SRAM 数据时的地址指针操作在 SRAM 地址和数据寄存器的描述中有所涵盖。在 CS 的下降沿，或在多字节访问期间地址指针递增到位置 00h 时，当前时间被转移到第二组寄存器中。时间信息从这些辅助寄存器中读取，而内部时钟寄存器则继续正常递增。如果使用多字节读取来读取时间和日期寄存器，这就消除了在读取过程中主寄存器更新时重新读取寄存器的需要。

SPI 接口

CD32S34A 作为 SPI 串行总线上的从设备操作。通过 CS 引脚选择部件，并使用 SCLK 和 DIN/DOUT 引脚将数据打入/读出部件来获得访问。在一个 CS 低电平周期内支持多个字节传输。CD32S34A 的 SPI



接口只要 VCC 高于 VBAT 或 VPF 就可访问。

时钟和日历

时间和日历信息是通过读取相应的寄存器字节来获取的。下图展示了 RTC 寄存器。通过写入适当的寄存器字节来设置或初始化时间和日历数据。时间和日历寄存器的内容采用二进制编码的十进制(BCD)格式。CD32S34A 可以运行在 12 小时或 24 小时模式下。小时寄存器的第 6 位被定义为 12 小时或 24 小时模式选择位。当为高电平时，选择 12 小时模式。在 12 小时模式下，第 5 位是 AM/PM 位，逻辑高电平表示下午(PM)。在 24 小时模式下，第 5 位代表 20 小时位 (即表示 20-23 小时)。世纪位 (月份寄存器的第 7 位) 在年份寄存器从 99 溢出到 00 时翻转。星期几寄存器在午夜时分自动递增。对应于一周中每一天的值由用户定义，但必须是连续的 (例如，如果 1 代表周日，则 2 代表周一，以此类推)。不合逻辑的时间和日期输入会导致未定义的操作。在读取或写入时间和日期寄存器时，使用了辅助 (用户) 缓冲区，以在内部寄存器更新时防止错误。读取时间和日期寄存器时，用户缓冲区在 CS 的下降沿或寄存器指针回滚到零时与内部寄存器同步。时间信息从这些辅助寄存器中读取，而时钟持续运行。这样就避免了在读取过程中因主寄存器更新而需要重新读取寄存器的需要。每当写入秒寄存器时，倒计时链会被重置。数据写入发生在最后一个比特被时钟锁定时。一旦倒计时链被重置，为了避免溢出问题，剩余的时间和日期寄存器必须在 1 秒内写入。如果启用了 1Hz 方波输出，它会在秒数据传输后的 500 毫秒变为高电平。

CD32S34A 计时寄存器和 SRAM 的地址映射

ADDRESS READ/WRITE	MSB BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	LSB BIT 0	FUNCTION	RANGE
00h	80h	0		10 Seconds			Seconds		Seconds	00-59
01h	81h	0		10 Minutes			Minutes		Minutes	00-59
02h	82h	0	12/24	AM/PM 20 hr	10 hr		Hour		Hours	1-12 +AM /PM 00-23
03h	83h	0	0	0	0	0	Day		Day	1-7
04h	84h	0	0	10 Date			Date		Date	01-31
05h	85h	Century	0	0	10 Mo		Month		Month/ Century	01-12 + Century
06h	86h			10 Year			Year		Year	00-99
07h	87h	A1M1		10 Seconds			Seconds		Alarm 1 Seconds	00-59
08h	88h	A1M2		10 Minutes			Minutes		Alarm 1 Minutes	00-59
09h	89h	A1M3	12/24	AM/PM 20 hr	10 hr		Hour		Alarm 1 Hours	1-12 +AM /PM 00-23
0Ah	8Ah	A1M4	DY/DT	0	10 Date		Day Date		Alarm 1 Day Alarm 1 Date	1-7 01-31
0Bh	8Bh	A2M2		10 Minutes			Minutes		Alarm 2 Minutes	00-59
0Ch	8Ch	A2M3	12/24	AM/PM 20 hr	10 hr		Hour		Alarm 2 Hours	1-12 +AM /PM 00-23
0Dh	8Dh	A2M4	DY/DT	0	10 Date		Day Date		Alarm 2 Day Alarm 2 Date	1-7 01-31
0Eh	8Eh	EOSC	BBSOW	CONV	RS2	RS1	INTCN	A2IE	A1IE	Control
0Fh	8Fh	OSF	BB32kHz	CRATE1	CRATE0	EN32kHz	BSY	A2F	A1F	Control/ Status
10h	90h	SIGN	DATA	DATA	DATA	DATA	DATA	DATA	DATA	Crystal Aging Offset
11h	91h	SIGN	DATA	DATA	DATA	DATA	DATA	DATA	Temp MSB	Read Only
12h	92h	DATA	DATA	0	0	0	0	0	0	Temp LSB
13h	93h	0	0	0	0	0	0	BB_TD	Disable Temp Conversions	—
14h-17h	94h-97h	—	—	—	—	—	—	—	Reserved	—
18h	98h	A7	A6	A5	A4	A3	A2	A1	A0	SRAM Address
19h	99h	D7	D6	D5	D4	D3	D2	D1	D0	SRAM Data

报警功能

CD32S34A 包含两个实时/日期报警功能。报警 1 可以通过向寄存器 07h 至 0Ah 写入数据来设置。报警 2 可以通过向寄存器 0Bh 至 0Dh 写入数据来设置。通过控制寄存器中的报警使能和 INTCN 位，可以将报警配置为在报警匹配条件下激活 INT/SQW 输出。每个实时/日期报警寄存器的第 7 位是屏蔽位（表 2 所示）。当每个报警的所有屏蔽位均为逻辑 0 时，只有当实时时钟寄存器中的值与存储在实时/日期报警寄存器中的相应值相匹配时，才会触发报警。报警还可以被编程为每秒、每分钟、每小时、每天或每月重复。表 2 列出了可能的设置。表格中未列出的配置将会导致不合逻辑的操作。DY/DT 位（报警日/日期寄存器的第 6 位）控制寄存器中位 0 至 5 存储的报警值是反映星期几还是月份的日期。如果 DY/DT 被写为逻辑 0，报警将根据与月份日期的匹配结果产生。如果 DY/DT 被写为逻辑 1，报警将根据与星期几的匹配结果产生。当实时时钟寄存器的值与报警寄存器设置相匹配时，相应的报警标志 “A1F” 或 “A2F” 位被设置为逻辑 1。如果相应的报警中断使能 “A1IE” 或 “A2IE” 也设置为逻辑 1，且 INTCN 位设置为逻辑 1，则报警条件会激活 INT/SQW 信号。匹配测试在每秒更新时间和日期寄存器时进行。

表 2. 报警 Mask 位

DY/DT	ALARM 1 REGISTER MASK BITS (BIT 7)				报警率
	A1M4	A1M3	A1M2	A1M1	
X	1	1	1	1	每秒报警一次
X	1	1	1	0	秒匹配时报警
X	1	1	0	0	分秒匹配时报警
X	1	0	0	0	小时、分钟和秒匹配时报警
0	0	0	0	0	日期、小时、分钟和秒匹配时报警
1	0	0	0	0	当天、小时、分钟和秒匹配时发出警报

DY/DT	ALARM 2 REGISTER MASK BITS (BIT 7)			报警率
	A1M4	A1M3	A1M2	
X	1	1	1	每分钟报警一次（每分钟 00 秒）
X	1	1	0	分钟匹配时报警
X	1	0	0	小时和分钟匹配时报警
0	0	0	0	日期、小时和分钟匹配时报警
1	0	0	0	当天、小时和分钟匹配时发出警报

控制寄存器 (0Eh/8Eh)

—	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	EOSC	BBSQW	CONV	RS2	RS1	INTCN	A2IE	A1IE

Por	0	0	0	1	1	1	0	0
-----	---	---	---	---	---	---	---	---

*POR 指的是首次向器件（无论是 VBAT 还是 VCC）施加电源。

特殊用途寄存器

CD32S34A 还包括两个额外的寄存器（控制寄存器和控制/状态寄存器），用于控制实时时钟、报警和方波输出。

控制寄存器 (0Eh/8Eh)

• 第 7 位：启用振荡器 (EOSC)。

设为逻辑 0 时，启动振荡器。设为逻辑 1 时，在 CD32S34A 切换到电池电源时停止振荡器。首次上电时，此位清零（逻辑 0）。当 CD32S34A 由 VCC 供电时，无论 EOSC 位状态如何，振荡器始终开启。当 EOSC 被禁用时，所有寄存器数据保持不变。

• 第 6 位：电池供电下的方波使能 (BBSQW)。

当 INTCN=0 且 VCC<VPF 时，设为逻辑 1，此位使能方波输出。若 BBSQW 为逻辑 0，当 VCC<VPF 时，INT/SQW 引脚进入高阻态。首次上电时，此位被禁用（逻辑 0）。

• 第 5 位：转换温度 (CONV)。

将此位设为 1 会强制温度传感器将温度转换为数位码，并执行 TCXO 算法以更新振荡器的电容阵列。这仅在没有正在进行转换的情况下才可能发生。用户应在强制控制器开始新的 TCXO 执行前检查状态位 BSY。用户发起的温度转换不会影响内部默认 64 秒间隔的更新周期。首次上电时，此位被禁用（逻辑 0）。用户发起的温度转换在大约 2ms 内不会影响 BSY 位。CONV 位从写入时起保持为 1，直到转换完成，此时 CONV 和 BSY 都变为 0。在监控用户发起的转换状态时应使用 CONV 位。

• 第 4 位和第 3 位：速率选择 (RS2 和 RS1)。

这两位控制当方波输出被启用时的频率。下表显示了可用 RS 位选择的方波频率。首次上电时，这两位都设为逻辑 1（即 8.192kHz）。

方波输出频率

RS2	RS1	方波输出频率
0	0	1Hz
0	1	1.024kHz
1	0	4.096kHz
1	1	8.192kHz

位 2：中断控制 (INTCN)。

此位控制 INT/SQW 信号。当 INTCN 位设置为逻辑 0 时，INT/SQW 引脚输出方波。当 INTCN 位设置为逻辑 1 时，时间保持寄存器与任一闹钟寄存器匹配会激活 INT/SQW（如果闹钟同时被启用）。无论 INTCN 位的状态如何，相应的闹钟标志始终会被设置。在首次上电时，INTCN 位被设置为逻辑 1。

位 1：闹钟 2 中断允许 (A2IE)。

当设置为逻辑 1 时，此位允许状态寄存器中的闹钟 2 标志 (A2F) 位在 (INTCN = 1) 的情况下触发 INT/SQW。当 A2IE 位设置为逻辑 0 或 INTCN 设置为逻辑 0 时，A2F 位不会启动中断信号。在首次上电时，A2IE 位是禁用的 (逻辑 0)。

位 0：闹钟 1 中断允许 (A1IE)。

当设置为逻辑 1 时，此位允许状态寄存器中的闹钟 1 标志 (A1F) 位在 (INTCN = 1) 的情况下触发 INT/SQW。当 A1IE 位设置为逻辑 0 或 INTCN 设置为逻辑 0 时，A1F 位不会发起 INT/SQW 信号。在首次上电时，A1IE 位是被禁用的 (逻辑 0)。

控制/状态寄存器 (0Fh/8Fh)

—	Bit7	Bit6	Bit4	Bit3	Bit2	Bit1	Bit0

控制/状态寄存器 (0Fh/8Fh)

位 7：振荡器停止标志 (OSF)。

此位为逻辑 1 表示振荡器已停止或曾因某种情况停止一段时间，可用于判断时间保持数据的有效性。每当振荡器停止时，此位即被设置为逻辑 1。以下情况可导致 OSF 位被设置：1. 首次接通电源时。2. VCC 和 VBAT 上的电压不足以支持振荡。3. 在电池支持模式下关闭 EOSC 位。4. 晶体受到外部影响 (如噪声、漏电等)。此位保持为逻辑 1，直到被写入逻辑 0。

位 6：电池支持的 32kHz 输出 (BB32kHz)。

当由 VBAT 供电且 EN32kHz 被启用时，此位使能 32kHz 输出。如果 BB32kHz = 0，当部件由 VBAT 供电时，32kHz 输出为低电平。首次上电时，此位被启用 (逻辑 1)。

位 5 和 4：转换速率 (CRATE1 和 CRATE0)。

这两个位控制 TCXO 的采样率。采样率决定了温度传感器进行转换并给振荡器施加补偿的频率。降低采样率通过减少温度传感器的工作频率来减少整体功耗。但是，样本间发生的显著温度变化可能无法完全得到补偿，从而降低了整体精度。首次上电时，这些位被设置为逻辑 0。

位 3：启用 32kHz 输出 (EN32kHz)。

此位指示 32kHz 引脚的状态。设为逻辑 1 时，32kHz 引脚被启用并输出 32.768kHz 的方波信号。设为逻辑 0 时，32kHz 引脚为低电平。该位的初始上电状态为逻辑 1，当电源接入 CD32S34A 后，32kHz 引脚上会出现 32.768kHz 的方波信号。首次上电时，此位被启用 (逻辑 1)。

位 2：忙 (BSY)。

此位表示设备正忙于执行 TCXO 功能。当向温度传感器发出转换信号时，它变为逻辑 1，然后在转换完成时清除。

位 1：闹钟 2 标志 (A2F)。

闹钟 2 标志位为逻辑 1 表示时间与闹钟 2 寄存器匹配。如果 A2IE 位和 INTCN 位都设置为逻辑 1，当 A2F 激活时，INT/SQW 引脚被拉低。将 A2F 写入逻辑 0 即可清除它。此位只能写入逻辑 0。尝试写入逻

辑 1 不会改变其值。

位 0: 闹钟 1 标志 (A1F)。

闹钟 1 标志位为逻辑 1 表示时间与闹钟 1 寄存器匹配。如果 A1IE 位和 INTCN 位都设置为逻辑 1，当 A1F 激活时，INT/SQW 引脚被拉低。将 A1F 写入逻辑 0 即可清除它。此位也只能写入逻辑 0。尝试写入逻辑 1 不会改变其值。

Carte1	Carte0	采样率(seconds)
0	0	64
0	1	128
1	0	256
1	1	512

老化偏移 (10h/90h)

—	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	SIGN	DATA						
Por	0	0	0	0	0	0	0	0

温度寄存器 (MSB) (11h)

—	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	SIGN	DATA						
Por	0	0	0	0	0	0	0	0

温度寄存器 (LSB) (12h)

—	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	DATA	DATA	0	0	0	0	0	0
Por	0	0	0	0	0	0	0	0

老化偏移寄存器 (10h/90h)

接受用户提供的值，用于加到或从振荡器电容阵列中减去。数据采用二进制补码编码，其中位 7 代表符号位。1LSB (最低有效位) 代表在晶体引脚处电容阵列中接入或断开的最小电容值。老化偏移寄存器的电容值会在每次根据温度进行补偿时加到或减去设备计算出的电容值上。如果温度自上次转换后发生变化，或者执行手动用户转换 (设置 CONV 位)，则在正常温度转换期间，偏移寄存器会被加到电容阵列中。要立即看到老化寄存器对 32kHz 输出频率的影响，每次更改老化偏移寄存器后应执行手动转换。正值向阵列添加电容，减慢振荡器频率；负值则从阵列中移除电容，加快振荡器频率。每 LSB 的 ppm 变化在不同温度下是不同的。使用此寄存器中的值会改变频率随温度变化的曲线。在 +25°C 时，一个 LSB 通常会导致约 0.1ppm 的频率变化。首次上电时，所有这些位都被设置为逻辑 0。要达到 EC 表格中定义的精度，并不需要使用老化寄存器，但它可以用来帮助补偿特定温度下的老化效应。有关寄存器对随温度变化的精

度影响, 请参阅典型工作特性部分的图表。 温度寄存器 (11h 至 12h) 温度以 10 位代码表示, 分辨率为 0.25°C, 可在位置 11h 和 12h 访问。温度采用二进制补码格式编码, 最高有效位 (MSB) 的位 7 代表符号位。前 8 位 (整数部分) 位于 11h, 后 2 位 (小数部分) 位于 12h 的高四位。例如: 00011001 01b = +25.25°C。上电复位时, 寄存器被设置为默认温度 0°C, 控制器开始温度转换。温度在初始应用 VCC 时读取, 之后每隔 64 秒读取一次。每次用户发起转换以及每 64 秒的转换后, 温度寄存器都会更新。温度寄存器为只读。

温度控制 (13h/93h)

—	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	0	0	0	0	0	0	0	BB_TD
Por	0	0	0	0	0	0	0	0

SRAM 地址 (18h/98h)

—	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	A7	A6	A5	A4	A3	A2	A0	

SRAM 数据 (19h/99h)

—	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	D7	D6	D5	D4	D3	D2	D1	D0

温度控制寄存器 (13h/93h)

位 0: 电池支持的温度转换禁用 (BB_TD)。

电池支持的温度转换禁用位在设备由 VBAT 电源供电时防止自动温度转换。这以牺牲频率精度为代价降低了电池电流。

SRAM 地址寄存器 (18h/98h)

SRAM 地址寄存器提供 256 字节内存数组的 8 位地址。在访问数据寄存器之前, 应将所需内存地址写入此寄存器。如果在单次传输中多次访问数据寄存器, 该寄存器的内容会自动递增。当地址寄存器的内容达到 OFFh 时, 下一次访问会使寄存器回滚到 00h。

SRAM 数据寄存器 (19h/99h)

SRAM 数据寄存器提供写入或从 256 字节内存数组读取的数据。在读取周期中, 该寄存器中的数据即为 SRAM 地址寄存器 (18h/98h) 所指向的内存位置中的数据。在写入周期中, 该寄存器中的数据被放置到 SRAM 地址寄存器 (18h/98h) 所指的内存位置中。当读取或写入 SRAM 数据寄存器时, 内部寄存器指针保持在 19h/99h, 并且每次读取或写入一个字节后 SRAM 地址寄存器自动递增, 从而允许多字节传输。

SPI 串行数据总线

CD32S34A 提供了一个 4 线 SPI 串行数据总线, 以便在具有 SPI 主机控制器的系统中进行通信。CD32S34A 支持单字节和多字节数据传输, 以实现最大灵活性。DIN 和 DOUT 引脚分别是串行数据输入和输出引脚。CS 输入用于启动和终止数据传输。SCLK 引脚用于同步主设备 (微控制器) 和从设备 (见表

3) 之间的数据移动。由微控制器产生的移位时钟 (SCLK) 仅在向 SPI 总线上的任何设备传输地址和数据时有效。输入数据 (DIN) 在内部脉冲边沿被锁存，输出数据 (DOUT) 在移位边沿被移出 (图 2)。每传输一位数据就有一次时钟脉冲。地址和数据位以每组 8 位的方式传输。地址和数据字节以 MSB (最高有效位) 优先的顺序输入到串行数据输入 (DIN) 和输出到串行数据输出 (DOUT)。任何传输都需要指定写或读的字节地址，随后是一字节或多字节的数据。对于读操作，数据通过 DOUT 引脚输出；对于写操作，数据通过 DIN 引脚输入 (图 3 和图 4)。地址字节总是在 CS 被拉低后首先输入。该字节的最高有效位确定执行读或写操作。如果 MSB 为 0，则执行一个或多个读周期；如果 MSB 为 1，则执行一个或多个写周期。

封装外形及尺寸

SOP-20

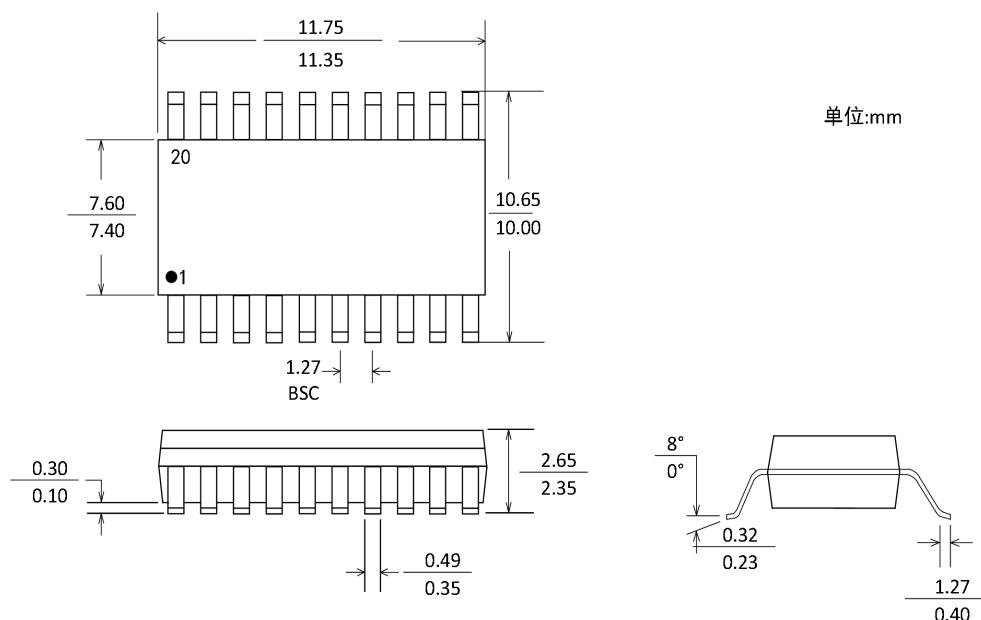


图 10 . SOP20 封装外形图



包装/订购信息

产品型号	温度范围	产品封装	运输及包装数量
CD32S34AS20	-40°C~85°C	SOP-20	编带和卷盘,每卷 2500

修订日志

版本	修订日期	变更内容	变更原因	制作	审核	备注
V1.0	2025.6.25	初版生成	常规更新	WW	LYL	